

**UNIVERSIDADE FEDERAL DO MARANHÃO
CENTRO DE CIÊNCIAS EXATAS E TECNOLOGIA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA
DE ELETRICIDADE**

Programação de ganho e deslocamento de nível cc para
condicionamento de sinais de medição: Implementação com
componentes discretos usando microcontrolador

Giselia Andrea Lopes Pinheiro

São Luís – MA
2004

Programação de ganho e deslocamento de nível cc para condicionamento de sinais de medição: Implementação com componentes discretos usando microcontrolador

Dissertação de Mestrado submetido à Coordenação do curso de Pós-Graduação em Engenharia de Eletricidade da UFMA como parte dos requisitos para obtenção do título de mestre em Engenharia Elétrica.

Por

Giselia Andrea Lopes Pinheiro

30 de Setembro de 2004

Pinheiro, Giselia Andrea Lopes

Programação de ganho e deslocamento de nível cc para condicionamento de sinais de medição: Implementação com componentes discretos usando microcontrolador / Giselia Andrea Lopes Pinheiro. – São Luís, 2004.

81f.: il.

Dissertação (Mestrado em Engenharia Elétrica) – Universidade Federal do Maranhão, 2004.

1. Circuitos Analógicos. 2. Circuito de Condicionamento. I. Título.
CDU 621.3

Programação de ganho e deslocamento de nível cc para condicionamento de sinais de medição: Implementação com componentes discretos usando microcontrolador

GISELIA ANDREA LOPES PINHEIRO

Dissertação aprovada em 30 de setembro de 2004

PROF. DR. SEBASTIAN YURI CAVALCANTI CATUNDA
(ORIENTADOR)

PROF. DR. RAIMUNDO CARLOS SILVÉRIO FREIRE
(MEMBRO EXTERNO DA BANCA EXAMINADORA)

PROF. DR. JOÃO VIANA DA FONSECA NETO
(MEMBRO INTERNO DA BANCA EXAMINADORA)

Programação de ganho e deslocamento de nível cc para condicionamento de sinais de medição: Implementação com componentes discretos usando microcontrolador

MESTRADO

Área de Concentração: AUTOMAÇÃO E CONTROLE

GISELIA ANDREA LOPES PINHEIRO

Orientador: Dr. Sebastian Yuri Cavalcanti Catunda

Curso de Pós-Graduação

Em Engenharia de Eletricidade da

Universidade Federal do Maranhão

Dedicatória

A Deus: sobre todas as coisas.

Às minhas mães: Maria das Dores,

Eugênia Catarina e Tereza.

À Douglas: esposo, companheiro e

amigo de todas as horas.

Agradecimentos

Agradeço a todos aqueles que, direta ou indiretamente, contribuíram para a elaboração desta dissertação e, de modo especial:

Ao Professor Sebastian Yuri Cavalcanti Catunda pela sua paciência e segura orientação, pela confiança em mim depositada e oportunidade de poder realizar este trabalho e, sobretudo pela amizade.

À coordenação do curso de pós-graduação em Engenharia de Eletricidade da UFMA e, em especial, à professora Maria da Guia e a Alcides, pelo grande apoio e incentivo.

Aos professores do departamento de pós-graduação: João Viana, Allan Kardek, Raimundo Freire; do departamento de Física: Regina Célia, Oliveira, Ivone Lopes, pelo apoio e esclarecimento;

Aos colegas do curso de pós-graduação do Departamento de Engenharia Elétrica do LIEA – Ufma que estiveram comigo ao longo deste período e, de modo especial: Juan Mauricio, Jaderson Oliveira, Mauro Pinto, Rycardo Bruno, Geraldo, Diógenes, Marcelino, Sérgio, Will Almeida, Daniele e Silvangela.

A Deus por não me deixar desistir, diante das dificuldades. Afinal somos brasileiros. E ser brasileiro é não desistir jamais.

Resumo

Circuitos analógicos, digitais e mistos programáveis permitem a sua utilização em diversas aplicações diferentes. Em instrumentação, para se medir diversas grandezas utilizando sensores diferentes, o circuito de condicionamento deve ser programado para prover diferentes valores de ganho e de compensação de nível cc, de forma a utilizar a máxima faixa de entrada do conversor A/D sem causar saturação. Neste trabalho, descreve-se um procedimento para definição e aplicação dos valores de ganho e de ajuste de nível cc que garante nenhuma perda de faixa de medição e com perdas de resolução dentro de limites aceitáveis, levando em consideração aspectos práticos de implementação, como os valores de componentes passivos. Propõe-se uma arquitetura para implementação deste circuito que proporciona sua operação tanto em modo diferencial quanto em modo de terminação única.

Palavras – chave: Circuito de condicionamento, ganho, nível cc, faixa de medição, resolução

Abstract

Analog, digital and mixed circuits allow their utilization in several different applications. In instrumentation, in order to measure several quantities using different sensors, the conditioning circuit must be programmable to yield different gain and dc level shift values in order to use the maximum A/D converter input span without causing saturation. A procedure for defining and applying the gain and dc level shift values that guarantees the full measurement range with loss of resolution within acceptable limits, taking into consideration implementation practical aspects, like passive components values, is presented in this work. Architecture for implementing this circuit that support both differential and single-end modes of operation is proposed.

Keywords – Conditioning circuit, gain, dc level, measurement range, resolution

Sumário

Lista de Figuras.....	xii
Lista de Símbolos.....	xiv
Capítulo 1 Introdução.....	1
1.1. Sistema de Medição	1
1.2. Descrição Geral do Circuito de condicionamento de sinais analógicos programáveis....	4
1.3. Organização da dissertação	6
Capítulo 2 Procedimento para programação de ganho e ajuste de nível cc do circuito de condicionamento	8
2.1. Introdução	8
2.2. Determinação dos valores de programação para um estágios de condicionamento	9
2.2.1. Conjunto de valores de programação de ganho	15
2.2.2. Conjunto de valores de programação do ajuste de nível cc	18
2.3. Determinação dos valores de programação para dois ou mais estágios de condicionamento	20
2.3.1. Conjunto de valores de programação de ganho	20
2.3.2. Conjunto de valores de programação do ajuste de nível cc	21
2.4. Conjunto de valores de programação de ganho diferencial	23
Capítulo 3 Projeto do circuito de condicionamento programável.....	25
3.1. Especificações do projeto.....	25
3.2. Projeto em um estágio de condicionamento de terminação única	26
3.3. Projeto em dois estágios de condicionamento de terminação única	30
3.4. Projeto do circuito de condicionamento diferencial.....	35
3.5. Utilização do conjunto de programação de terminação única no modo diferencial	36
Capítulo 4 Arquitetura do circuito de condicionamento.....	39
4.1. Arquitetura do circuito de condicionamento programável.....	39
4.2. Circuito de ganho do 1º estágio.....	40
4.3. Circuito de ganho do 2º estágio.....	43

4.4. Circuito de ganho do 1° e 2° estágio em cascata	44
4.5. Implementação do circuito de ganho 1° e 2° estágio em cascata.....	45
4.6. Circuito de ajuste de nível cc	48
4.6.1. Microcontrolador ADuC812	48
4.6.2. Conversor R-2R	50
Capítulo 5 Conclusões e sugestões	54
5.1. Conclusões	54
5.2. Sugestões	55
Apêndices	56
Apêndice A – Programas em Matlab.....	57
A1 Cálculo dos valores de ganho para um estágio	57
A2 Cálculo dos valores de ajuste de nível cc para um estágio	57
A3 Cálculo dos valores de ajuste de nível cc para o estágio 1 de 2	58
A4 Cálculo dos valores de ajuste de nível cc para o estágio 2 de 2	58
A5 Gráfico do ganho escolhido em função do ideal para o modo diferencial	59
A6 Gráfico da perda de resolução em função do ganho ideal para o modo diferencial	59
Apêndice B – Componentes Analógicos	61
Características dos componentes Analógicos	61
Amplificador de Instrumentação – AD623	61
Amplificador operacional – AD8607	61
Chaves analógicas	62
Referências bibliográficas.....	63

Lista de Figuras

FIGURA 1.1. ESTRUTURA DE UM SISTEMA DE MEDIÇÃO.....	1
FIGURA 1.2. DIAGRAMA EM BLOCOS DO SISTEMA DE MEDIÇÃO A SER CONSIDERADO.....	4
FIGURA 1.3. DIAGRAMA DE VÁRIOS ESTÁGIOS EM CASCATA DO CIRCUITO DE GANHO E DE AJUSTE DE NÍVEL CC.....	6
FIGURA 2.1. DIAGRAMA EM BLOCO DE UM ESTÁGIO DE CONDICIONAMENTO...	9
FIGURA 2.2. DIAGRAMA EM BLOCO DE VÁRIOS ESTÁGIOS EM CASCATA DE GANHO E DE AJUSTE DE NÍVEL CC.....	20
FIGURA 3.1. VALORES DE GANHO IDEAL E DO GANHO APLICADO.....	28
FIGURA 3.2. VALORES DE PROGRAMAÇÃO DE AJUSTE DE NÍVEL CC PARA UM ESTÁGIO DE CONDICIONAMENTO EM FUNÇÃO DO VALOR DE PROGRAMAÇÃO I	30
FIGURA 3.3. VALORES DE PROGRAMAÇÃO DE AJUSTE DE NÍVEL CC PARA O PRIMEIRO ESTÁGIO DE CONDICIONAMENTO EM FUNÇÃO DO VALOR DE PROGRAMAÇÃO I	33
FIGURA 3.4. VALORES DE PROGRAMAÇÃO DE AJUSTE DE NÍVEL CC PARA O SEGUNDO ESTÁGIO DE CONDICIONAMENTO EM FUNÇÃO DO VALOR DE PROGRAMAÇÃO I	34
FIGURA 3.5. VALORES DE PROGRAMAÇÃO DE GANHO EM FUNÇÃO DO GANHO IDEAL EM FUNÇÃO DO GANHO APLICADO.....	37
FIGURA 3.6. RESOLUÇÃO EM FUNÇÃO DO GANHO IDEAL.....	38

FIGURA 4.1. DIAGRAMA DE VÁRIOS ESTÁGIOS EM CASCATA DO CIRCUITO DE CONDICIONAMENTO PROGRAMÁVEL.....	40
FIGURA 4.2. AMPLIFICADOR DE INSTRUMENTAÇÃO COM TRÊS AMP-OP.....	41
FIGURA 4.3. AMPLIFICADOR NÃO INVERSOR.....	43
FIGURA 4.4. DIAGRAMA GERAL DO CIRCUITO DE CONDICIONAMENTO EM DOIS ESTÁGIOS EM CASCATA COM AJUSTE DE NÍVEL CC NO PRIMEIRO ESTÁGIO.....	44
FIGURA 4.5. CIRCUITO DE CONDICIONAMENTO PROGRAMÁVEL EM DOIS ESTÁGIOS EM CASCATA.....	46
TABELA 4.6. VALORES DE GANHO E RESISTORES.....	47
FIGURA 4.7. CONVERSOR A/D.....	50
FIGURA 4.8. CONVERSOR A/D TIPO EM REDE R-2R DE 4 BITS DE RESOLUÇÃO...	52

Lista de Símbolos

G	ganho;
n	número de estágios de condicionado;
N	resolução do conversor A/D utilizado para medição da grandeza de medição;
N_{dc}	resolução de programação do ajuste de nível cc no circuito de condicionamento;
N_E	resolução efetiva de medição;
N_G	resolução de programação do ganho no circuito de condicionamento;
N_L	perda de resolução de medição;
N_{Lc}	perda de resolução de medição devido ao condicionamento;
p	valor de programação;
y	sinal elétrico produzido pelo sensor utilizado para grandeza de medição;
y_c	sinal condicionado;
y_{dc}	componente cc do sinal y ;
y_{sat}	sinal saturado;
ε_G	erro de ganho;
ε_{ydc}	erro de ajuste da componente cc do sinal y ;
Γ	conjunto de valores de ganho;
n_{dc}	número de valores do conjunto de programação do ajuste de nível cc;
G_n	ganho de n estágios;
V_{ref}	tensão de referência;
$V_{nível\ dc}$	tensão de saída do circuito de nível cc;
V_{in}	tensão de entrada;
A_V	ganho do circuito;

- V_{i_2} tensão de entrada do segundo estágio do circuito de condicionamento;
- V_{o_2} tensão de saída do segundo estágio do circuito de condicionamento;
- V_{o_1} tensão de saída do primeiro estágio do circuito de condicionamento;
- V_{out} tensão de saída geral do circuito de condicionamento em dois estágios em cascata.

O significado de algumas variáveis pode ser modificado utilizando outros símbolos como afixos, sobrescritos ou subscritos:

- { } seqüência de valores amostrados no tempo;
- Δ faixa de variação;
- ° sobrescrito: valores ideais ou desejados;
- + sobrescrito: limite superior;
- sobrescrito: limite inferior;
- min subscrito: valor mínimo;
- max subscrito: valor máximo.

Capítulo 1

Introdução

Neste capítulo, faz-se uma revisão das principais definições dos blocos funcionais que constituem um sistema de medição. Apresentam-se o diagrama do sistema de medição para aplicação em instrumentação e uma descrição geral do circuito de condicionamento de sinais analógicos programáveis.

1.1. Sistema de Medição

Um sistema de medição possui a finalidade de prover informações sobre uma grandeza física a ser medida com máxima qualidade. As grandezas físicas podem ser várias, tais como: temperatura, pressão, força, deslocamento e luz. Existem diversas estruturas de medição e podem ser formadas de acordo com a necessidade de aplicação. O sistema pode ser dividido em blocos funcionais, onde cada bloco deve realizar uma ou mais funções específicas e ser utilizado de acordo com a necessidade.

Um sistema de medição é composto essencialmente de um sensor ou transdutor, um condicionador de sinais, um conversor A/D e um processador, como representado na Figura 1.1.

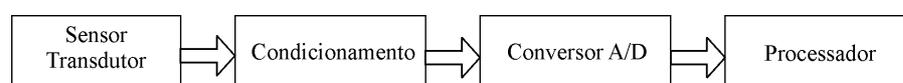


Figura 1.1. Estrutura de um sistema de medição.

Como podemos observar um sistema de medição para aplicação em instrumentação é composto por quatro partes principais:

- Sensores ou Transdutores;
- Condicionador de sinais;
- Conversor A/D;
- Processador.

Para medição, é necessário utilizar elementos capazes de gerar um sinal elétrico em função da grandeza desejada, de forma que este sinal possa ser manipulado pelos circuitos eletrônicos. Estes elementos são os sensores e os transdutores que tem a finalidade de gerar um sinal elétrico em sua saída, tais como tensão ou corrente, que seja sensível à grandeza que se deseja medir. O sinal elétrico gerado é geralmente de baixo nível, podendo conter uma componente cc, e ainda, podendo estar contaminado por ruído e/ou ser uma função não linear da grandeza a ser medida.

Um sensor é um elemento que produz um sinal de saída útil que traz informações sobre a grandeza a ser medida. Um transdutor é um dispositivo que converte energia de um domínio para outro e, quando utilizado para medição, também se caracteriza como sensor [1]. Existe uma grande variedade de sensores disponíveis, como por exemplo:

- Termopares (para medição de temperatura);
- PT100 (para medição de temperatura);
- Sensores de pressão;
- Sensores de deformação (Strain Gauges);
- Células de carga;
- Eletrodos.

Os sinais elétricos gerados pelos sensores/transdutores devem ser ajustados para a faixa de entrada do conversor A/D. Portanto, no segundo bloco temos um circuito de condicionamento de sinais analógicos, que é o elemento responsável por adequar o sinal proveniente do sensor antes de ser efetivamente processado ou analisado. O bloco de condicionamento é constituído de circuitos eletrônicos que tratam o sinal fornecido pelo sensor, preparando-o para uma conversão analógico-digital. Os circuitos de condicionamento de sinal podem realizar diferentes funções, tais como: amplificação (ganho), filtragem,

isolamento, multiplexação, linearização e excitação (no caso de sensores que necessitam uma fonte de energia externa, sensores modulantes) [2].

Através da amplificação (ganho) os sinais de baixa intensidade são amplificados para ajustarem-se à faixa de entrada do conversor A/D, de forma que a faixa de variação de tensão do sinal condicionado coincida com a faixa de variação de tensão de entrada do conversor A/D.

Os filtros podem ser utilizados para reduzir a interferência no sinal de medição, que podem ser originadas por diversas fontes como: radiofrequência, rede elétrica, etc. Pode-se utilizar um filtro anti-aliasing (anti-batimento), que é um filtro passa-baixa e possui idealmente a função de eliminar a parte do espectro do sinal analógico de frequências indesejadas que causaria a sobreposição depois da amostragem. A frequência de corte do filtro deve ser no máximo duas vezes menor do que a frequência de amostragem do sinal útil [3].

Outra função comum no condicionamento de sinais é o isolamento dos sinais dos sensores/transdutores em relação à entrada do conversor. Os isoladores têm a função de proteger os outros módulos contra eventuais sobrecargas de tensão e corrente, as quais podem causar danos irreversíveis aos circuitos eletrônicos digitais.

A multiplexação é uma técnica comum utilizada para medição de diversos sinais com um único sistema de medição. O condicionamento de sinais pode ainda, gerar excitação para alguns sensores que requerem tensão externa ou sinais de corrente de excitação. A linearização é outra função comum do condicionamento de sinal, pois muitos transdutores apresentam uma característica não linear de entrada-saída em resposta às grandezas que estão sendo medidas.

No terceiro bloco temos o conversor A/D (analógico para digital), que é o elemento responsável por traduzir uma grandeza elétrica analógica numa representação numérica adequada ao tratamento digital do sinal adquirido, para tanto é necessário que o sinal proveniente do condicionador respeite algumas condições:

- A taxa de variação do sinal deve respeitar a taxa de amostragem da aquisição de acordo com o critério de Nyquist;
- O sinal deve ser adequado à faixa de entrada do A/D. Sinais muito pequenos não permitem uma boa fidelidade na conversão digital e sinais que ultrapassam a faixa de entrada do conversor A/D causam saturação e conseqüente perda de faixa de medição [5].

No último bloco temos o processador, que tem como principal função reconstruir os valores de medição. Esse bloco também pode ser responsável pelo controle do sistema, permitindo ao usuário configurar, comandar e monitorar o processo de medição, além de poder armazenar os sinais adquiridos na forma de arquivos que podem ser consultados posteriormente.

Neste trabalho, apresenta-se um circuito de condicionamento de sinais analógicos que realiza a função de amplificar o valor do sinal de saída dos sensores ou transdutores, que geralmente é de baixa intensidade e eliminar algum nível cc que esteja associado. As faixas de valores de ganho e compensação de nível cc são definidas de acordo com aplicações em que os circuitos serão utilizados.

1.2. Descrição Geral do Circuito de condicionamento de sinais analógicos programáveis

O sistema de medição para aplicação em instrumentação a ser considerado é composto de um sensor, um circuito de condicionamento e de um conversor A/D. O diagrama em blocos do sistema de medição a ser considerado é apresentado na figura 1.2.

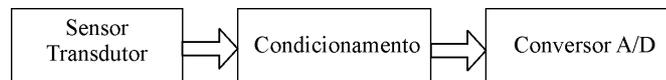


Figura 1.2. Diagrama em blocos do sistema de medição a ser considerado.

O circuito a ser desenvolvido é um circuito de condicionamento analógico de sinais que é empregado principalmente para amplificar e compensar níveis cc de tensão provenientes dos sensores, ajustando assim o nível do sinal de saída do sensor utilizado, que é geralmente de baixo nível e pode conter componente cc, para ocupar toda a faixa de entrada do conversor A/D.

Para que o sistema de medição possa ser utilizado com diferentes tipos de sensores, cujas características dos sinais de saída sejam bastante diferentes, o circuito de condicionamento deve promover diferentes valores de ganho e de ajuste de nível cc, desta forma podendo ter um número elevado de valores destes, tornando a implementação do circuito de condicionamento em um único estágio difícil de ser realizada. Entretanto, é possível dividir o circuito condicionamento em dois ou mais estágios de condicionamento. O circuito de condicionamento em vários estágios apresenta a vantagem de reduzir a diferença entre os valores máximos e mínimos dos componentes passivos empregados e de reduzir as

especificações de banda passante dos amplificadores operacionais usados [6, 7].

A partir das especificações do sistema, tais como perda máxima aceitável de resolução e nenhuma perda de faixa de medição, e das especificações de faixa de ganho e faixa de ajuste de nível cc, deve-se encontrar o menor conjunto de valores de ganho e de ajuste de nível cc que satisfaça tais condições. Também, devem-se levar em consideração aspectos práticos de implementação, como os valores de componentes passivos.

Para a faixa de valores de medição considerada neste documento, o circuito de condicionamento pode ser mais bem implementado em dois estágios em cascata. Cada estágio deve ser constituído de um circuito de ganho e de ajuste de nível cc programáveis. Os valores de ganho e ajuste de nível cc assumem apenas valores discretos dentro de uma faixa limitada e devem ser programados para cada tipo de sensor, de acordo com as características do sinal de saída do sensor utilizado.

Os números de valores de programação do ganho e ajuste de nível cc são limitados, sendo que quaisquer valores empregados diferentes do ideal podem fazer com que o sinal condicionado ultrapasse os limites de entrada do conversor A/D causando saturação e conseqüente perda de faixa de medição. Valores de ganho menores do que os adequados fazem com que a faixa de variação do sinal condicionado seja menor do que a faixa de entrada do conversor A/D causando uma perda de resolução de medição. Em diversas aplicações é mais importante assegurar a faixa completa de medição do que perder um pouco da resolução. Pois a perda de faixa de medição não pode ser recuperada, enquanto que a perda de resolução pode ser compensada especificando-se um conversor A/D com maior resolução.

Um procedimento para definição e escolha para aplicação dos valores de ganho e de ajuste de nível cc foi desenvolvido de forma que não causa perda de faixa de medição e com perdas de resolução dentro de limites aceitáveis. O procedimento consiste em aplicar um ganho subdimensionado de forma a fazer com que a faixa de variação do sinal condicionado seja maior possível sem que atinja o limite de saturação imposta pela faixa de entrada do conversor A/D [8].

O circuito é implementado utilizando o microcontrolador ADuC812. Esse microcontrolador possui conversores D/A de 12 bits que são utilizados para gerar um sinal de compensação cc. Uma vez que a resolução desses conversores é suficientemente alta, a compensação de nível cc pode ser realizada apenas no estágio de entrada [9].

O circuito de condicionamento analógico de sinais programáveis que deve ser implementado é composto de dois estágios de amplificação em cascata, com ajuste de nível cc apenas no primeiro estágio, é representado de forma simplificada na figura 1.3. Tal circuito

deve funcionar para os seguintes modos de operação: terminação única com e sem ajuste de nível cc, terminação dupla (diferencial) e aferição dos estágios de ganho.

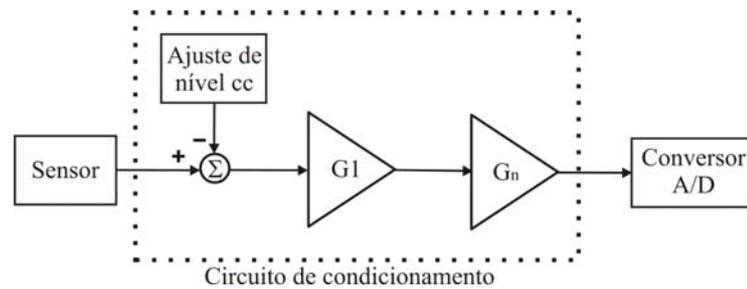


Figura 1.3. Diagrama de vários estágios em cascata do circuito de ganho e de ajuste de nível cc.

Neste sentido, os objetivos dessa dissertação são:

- Projetar um sistema de medição com condicionamento de sinais analógico programável, que permite a utilização em diversas aplicações em instrumentação, para medir diversas grandezas utilizando diferentes tipos de sensores;
- Utilizar um procedimento teórico para definição e escolha para aplicação dos valores de ganho e de ajuste de nível cc do circuito de condicionamento em dois estágios;
- Apresentar uma arquitetura para o circuito de condicionamento em dois estágios que proporciona os valores de ganho e ajuste de nível cc definidos no projeto.

1.3. Organização da dissertação

Esse documento é dividido em cinco capítulos, dois apêndices e referências bibliográficas:

- No Capítulo 2, apresenta-se um procedimento para programação dos valores de ganho e ajuste de nível cc do circuito de condicionamento em um e dois ou mais estágios de forma genérica, e o efeito dessa programação na qualidade de medição, dada pela resolução e pela faixa de medição.
- No capítulo 3, apresenta-se o projeto do circuito de condicionamento programável, que a partir das especificações do sistema, tais como perda

máxima aceitável de resolução, especificações de faixa de ganho e faixa de ajuste de nível c, aplica-se o procedimento teórico para definição dos valores de programação de ganho e de ajuste de nível cc do circuito de condicionamento em um e dois estágios nos modos de operação terminação única e diferencial.

- No Capítulo 4, propõe-se uma arquitetura de um sistema de medição programáveis que proporcionam os valores de ganho e ajuste de nível cc definidos no projeto, assim como, os circuitos de ganho e de ajuste de nível cc que compõe o sistema nos dois estágios de condicionamento em cascata. Apresentam-se uma descrição simplificada do microcontrolador ADuC812, que pode ser utilizado para a seleção do ganho, compensação do nível cc e controle do sistema de medição proposto.
- No capítulo 5, apresentam-se as conclusões e sugestões relacionadas ao trabalho apresentado.

Capítulo 2

Procedimento para programação de ganho e ajuste de nível cc do circuito de condicionamento

Neste capítulo, apresenta-se um procedimento teórico para definição e aplicação dos valores de programação de ganho e de ajuste de nível cc do circuito de condicionamento em um ou mais estágios, que garante nenhuma perda de faixa de medição e também leva em conta considerações práticas para determinação destes valores.

2.1. Introdução

Os valores de ganho e ajuste de nível cc do circuito de condicionamento em um ou mais estágios são programados e apenas alguns valores podem ser escolhidos dentro de uma faixa limitada. Valores de programação diferentes do ideal podem causar perda de faixa de medição ou perda de resolução de medição, podendo, portanto, deteriorar a qualidade de medição.

O procedimento para determinação do conjunto de programação de ganho e de ajuste de nível cc e para escolha dos melhores valores a serem aplicados, consiste em aplicar um ganho e um ajuste de nível cc subdimensionado de forma a fazer com que a faixa de variação do sinal condicionado seja maior possível sem que atinja o limite de saturação imposta pela

faixa de entrada do conversor A/D. Garantindo, assim, a perda de faixa de medição nula e perdas de resolução dentro de limites aceitáveis [8].

2.2. Determinação dos valores de programação para um estágios de condicionamento

Para o desenvolvimento dos procedimentos para programação de um único estágio de condicionamento utiliza-se o diagrama em blocos apresentado na figura 2.1.

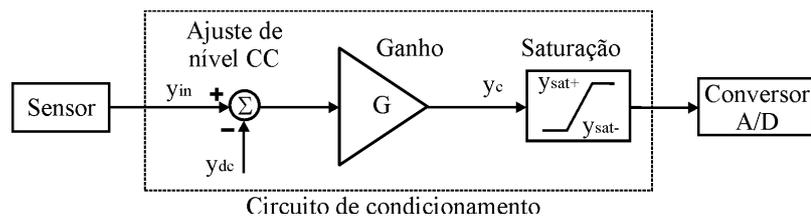


Figura 2.1. Diagrama em bloco de um estágio de condicionamento.

O sistema apresentado na Figura 2.1 é composto pelo sensor de medição, circuitos de ganho e ajuste de nível cc e do conversor A/D. O sinal y_{in} representando o sinal de entrada proveniente do sensor, y_{dc} a componente cc do sinal de entrada e y_c o sinal condicionado. O bloco de saturação representa a saturação do sinal condicionado que pode ocorrer caso os valores do sinal condicionado estejam fora dos limites de entrada do conversor A/D.

Para realizar as definições dos valores de ganho e de ajuste de nível cc, definem-se algumas variáveis do circuito de condicionamento e suas respectivas faixas de variação, representadas pelo símbolo Δ , com limites inferiores representados pelo sobrescrito ($\overset{\circ}{-}$), e limites superiores representados pelo sobrescrito ($\overset{\circ}{+}$).

Normalmente, a faixa de variação do sinal de entrada do circuito de condicionamento não corresponde à faixa de entrada do conversor A/D. Este sinal pode ainda ter uma componente cc que deve ser eliminada. Os limites, superior e inferior do sinal de entrada em função do nível cc podem ser representados por:

$$y_{in}^{\overset{\circ}{+}} = y_{in}^{\overset{\circ}{+}} + y_{dc} \quad (2.1)$$

e

$$y_{in}^{\overset{\circ}{-}} = y_{in}^{\overset{\circ}{-}} + y_{dc} \quad (2.2)$$

Sendo:

y_{in}^+ : limite superior do sinal de entrada do circuito de condicionamento.

y_{in}^- : limite inferior do sinal de entrada do circuito de condicionamento.

$y_{in}^{+ \circ}$: limite superior ideal do sinal de entrada sem a componente cc.

$y_{in}^{- \circ}$: limite inferior ideal do sinal de entrada sem a componente cc.

y_{dc}° : componente cc do sinal de entrada.

Os valores de ganho e ajuste de nível cc devem ser programados de acordo com as características do sinal de saída de cada sensor utilizado. Sendo a programação feita de forma discreta não podendo assumir todos os valores contínuos dentro dos limites especificados, apenas alguns valores discretos. Definem-se então, o erro de programação do ganho e nível cc como a diferença entre o valor desejado e o valor que pode ser aplicado, como:

$$\varepsilon_G = G - \overset{\circ}{G} \Rightarrow G = \overset{\circ}{G} + \varepsilon_G \quad (2.3)$$

e

$$\varepsilon_{y_{dc}} = \overset{\circ}{y}_{dc} - y_{dc} \quad (2.4)$$

Sendo:

G : Valor de ganho aplicado ou utilizado.

$\overset{\circ}{G}$: Valor de ganho ideal ou desejado.

ε_G : Erro de ganho.

$\varepsilon_{y_{dc}}$: Erro de ajuste de nível cc ou resíduo cc.

O sinal condicionado, sem o efeito da saturação, pode ser calculado multiplicando-se o ganho pela diferença entre o valor do sinal de entrada e o valor de ajuste de nível cc a ser compensado, dado por:

$$y_c = G(y_{in} - y_{dc}) \quad (2.5)$$

Desta forma, o valor do limite superior do sinal condicionado pode ser escrito, como:

$$y_c^+ = G(y_{in}^+ - y_{dc}) \quad (2.6)$$

A partir das equações (2.1) e (2.6) o valor do limite superior do sinal condicionado pode ser escrito, como:

$$y_c^+ = G(y_{in}^{\circ+} + y_{dc}^{\circ} - y_{dc}) \quad (2.7)$$

Substituindo-se as equações (2.3) e (2.4) na equação (2.7), tem-se:

$$y_c^+ = \left(\overset{\circ}{G} + \varepsilon_G \right) \left(y_{in}^{\circ+} + \varepsilon_{ydc} \right)$$

$$y_c^+ = \overset{\circ}{G} y_{in}^{\circ+} + y_{in}^{\circ+} \varepsilon_G + \left(\overset{\circ}{G} + \varepsilon_G \right) \varepsilon_{ydc} \quad (2.8)$$

Para que não ocorra saturação, o valor do ganho ideal multiplicado pelo limite superior do sinal de entrada sem a componente cc deve ser igual ao limite superior da faixa de entrada do conversor A/D, ou seja:

$$\overset{\circ}{G} y_{in}^{\circ+} = y_{sat}^+ \Rightarrow y_{in}^{\circ+} = \frac{y_{sat}^+}{\overset{\circ}{G}} \quad (2.9)$$

Substituindo-se as equações (2.3) e (2.9) na equação (2.8), tem-se o limite superior do sinal condicionado em função dos erros de ganho e do resíduo cc, sem considerar o efeito da saturação, dado por:

$$y_c^+ = y_{sat}^+ + \frac{\varepsilon_G}{\overset{\circ}{G}} y_{sat}^+ + G \varepsilon_{ydc} \quad (2.10)$$

Desta forma, a equação (2.10) pode ser reescrita como:

$$y_c^+ = AD^+ + \frac{\varepsilon_G}{\overset{\circ}{G}} AD^+ + G \varepsilon_{ydc} \quad (2.11)$$

De maneira semelhante, o valor do limite inferior da faixa de variação do sinal condicionado pode ser encontrado. O valor do limite inferior da faixa de variação do sinal condicionado pode ser escrito, como:

$$y_c^- = G(y_{in}^- - y_{dc}) \quad (2.12)$$

A partir das equações (2.2) e (2.12) o valor do limite inferior do sinal condicionado

pode ser escrito, como:

$$y_c^- = G(y_{in}^{\circ-} + y_{dc}^{\circ} - y_{dc}) \quad (2.13)$$

Substituindo-se as equações (2.3) e (2.4) na equação (2.13), tem-se:

$$y_c^- = \left(\overset{\circ}{G} + \varepsilon_G \right) \left(y_{in}^{\circ-} + \varepsilon_{ydc} \right)$$

$$y_c^- = \overset{\circ}{G} y_{in}^{\circ-} + y_{in}^{\circ-} \varepsilon_G + \left(\overset{\circ}{G} + \varepsilon_G \right) \varepsilon_{ydc} \quad (2.14)$$

O valor do ganho ideal multiplicado pelo limite inferior do sinal de entrada sem a componente cc deve ser igual ao limite inferior da faixa de entrada do conversor A/D, ou seja:

$$\overset{\circ}{G} y_{in}^{\circ-} = y_{sat}^- \Rightarrow y_{in}^{\circ-} = \frac{y_{sat}^-}{\overset{\circ}{G}} \quad (2.15)$$

Substituindo-se as equações (2.3) e (2.15) na equação (2.14), tem-se o limite inferior do sinal condicionado em função dos erros de ganho e do resíduo cc, sem considerar o efeito da saturação, dado por:

$$y_c^- = y_{sat}^- + \frac{\varepsilon_G}{\overset{\circ}{G}} y_{sat}^- + G \varepsilon_{ydc} \quad (2.16)$$

Desta forma, a equação (2.16) pode ser reescrita como:

$$y_c^- = AD^- + \frac{\varepsilon_G}{\overset{\circ}{G}} AD^- + G \varepsilon_{ydc} \quad (2.17)$$

Portanto, os limites, superior e inferior do sinal condicionado em função dos erros de ganho e do resíduo cc, sem considerar a saturação, podem ser obtidos pelas equações (2.10) e (2.16).

A faixa de variação do sinal condicionado pode ser obtida, subtraindo-se a equação (2.16) da (2.10), tem-se:

$$\begin{aligned}
 y_c^+ - y_c^- &= y_{sat}^+ - y_{sat}^- + \frac{\varepsilon_G}{G} y_{sat}^+ - \frac{\varepsilon_G}{G} y_{sat}^- + G\varepsilon_{ydc} - G\varepsilon_{ydc} \\
 \Delta y_c &= (y_{sat}^+ - y_{sat}^-) + \frac{\varepsilon_G}{G} (y_{sat}^+ - y_{sat}^-) \\
 \Delta y_c &= (y_{sat}^+ - y_{sat}^-) + \left(1 + \frac{\varepsilon_G}{G}\right) \\
 \Delta y_c &= \Delta AD \left(1 + \frac{\varepsilon_G}{G}\right) \tag{2.18}
 \end{aligned}$$

Nos casos em que o ganho aplicado é diferente do ganho ideal, a resolução de medição torna-se diferente da resolução de medição desejada. Para um conversor A/D ideal com resolução de n bits, o valor máximo do erro de quantização é dado por:

$$\varepsilon_o = \frac{\Delta AD}{2^{n+1}} \tag{2.19}$$

Para o sinal condicionado com faixa de variação Δy_c , a resolução efetiva de medição, N_E , pode ser calculada, em número de bits, como:

$$N_E = \log_2 \left(\frac{\Delta y_c}{2\varepsilon_o} \right) \tag{2.20}$$

Substituindo-se a equação (2.19) na equação (2.20), tem-se:

$$\begin{aligned}
 \Rightarrow N_E &= \log_2 \left(\frac{\Delta y_c}{2 \frac{\Delta AD}{2^{n+1}}} \right) = \log_2 \left(\frac{\Delta y_c}{\Delta AD} 2^n \right) \\
 N_E &= N + \log_2 \left(\frac{\Delta y_c}{\Delta AD} \right) \tag{2.21}
 \end{aligned}$$

Definindo-se a perda de resolução devido ao condicionamento do sinal N_L , como sendo a diferença entre a resolução do conversor utilizado para medição N e a resolução efetiva de medição N_E , dado por:

$$N_L = N - N_E \tag{2.22}$$

Substituindo-se a equação (2.21) na equação (2.22), tem-se:

$$N_L = -\log_2 \left(\frac{\Delta y_c}{\Delta AD} \right) \quad (2.23)$$

Substituindo a equação (2.18) na equação (2.23), tem-se:

$$N_L = -\log_2 \left(\frac{\Delta AD \left(1 + \frac{\varepsilon_G}{G} \right)}{\Delta AD} \right)$$

$$N_L = -\log \left(1 + \frac{\varepsilon_G}{G} \right) \quad (2.24)$$

Substituindo-se a equação (2.3) na equação (2.24), tem-se:

$$N_L = -\log_2 \left(\frac{G}{G} \right) \quad (2.25)$$

As equações (2.24) e (2.25) definem a perda de resolução de medição em número de bits em função do ganho ideal, ganho aplicado e erro de ganho. A perda de resolução causada por não idealidades do conversor A/D é independente da perda de resolução causada pelo circuito de condicionamento, logo, a perda total pode ser obtida adicionando-se essas duas perdas [5].

A perda de resolução de medição em número de bits pode ainda ser escrito em função apenas do ganho real e ideal dado por:

$$N_L = \log_2 \left(\frac{G}{G} \right) \quad (2.26)$$

Nos casos em que o ganho e ajuste de nível cc são mal dimensionados, valores do sinal condicionado podem ficar fora da faixa de sinal de entrada do conversor A/D, ocorrendo saturação e conseqüentemente perda de faixa de medição. A função principal do ajuste de nível cc é forçar o limite inferior da faixa de variação do sinal condicionado a ser igual ao valor do limite inferior da faixa do sinal de entrada do conversor A/D.

Para garantir que não ocorra saturação do sinal condicionado, como conseqüência perda de faixa de medição, emprega-se um ganho sempre menor que o ideal. Garantindo-se, assim, que não haja saturação na entrada do conversor A/D [6].

Considerando-se o limite superior de entrada do conversor A/D, tem-se que $y_c^+ \leq y_{sat}^+$ e a partir da equação (2.10), tem-se:

$$\frac{\varepsilon_G}{G} y_{sat}^+ + G\varepsilon_{ydc} \leq 0 \quad (2.27)$$

ou

$$-\frac{\varepsilon_G}{G} \geq \frac{G\varepsilon_{ydc}}{y_{sat}^+} \quad (2.28)$$

Para um ganho sub-dimensionado, ε_G sempre assume valores negativo, ou seja, o ganho aplicado G é menor do que o ganho ideal $\overset{\circ}{G}$.

De forma semelhante, considerando-se o limite inferior de entrada do conversor A/D, tem-se que $y_c^- \geq y_{sat}^-$, e a partir da equação (2.16), tem-se:

$$\frac{\varepsilon_G}{G} y_{sat}^- + G\varepsilon_{ydc} \geq 0 \quad (2.29)$$

Considerando-se o limite inferior da entrada do conversor A/D, y_{sat}^- , igual a zero, a equação (2.29) torna-se:

$$G\varepsilon_{ydc} \geq 0 \quad (2.30)$$

A partir das equações (2.29) e (2.30), observa-se que o erro de ajuste de nível cc, ε_{ydc} , deve ser sempre igual ou maior do que zero. Desta forma, sendo o ganho sempre positivo, a equação (2.30) é sempre verdadeira. Se o erro de ganho é grande o suficiente para garantir a equação (2.28), garante-se que não ocorre perda de faixa de medição. Então as condições para garantir a faixa de medição completa são:

- O ajuste de nível cc não deve ser sobre-dimensionado;
- O ganho empregado deve ser subdimensionado e o erro de ganho suficientemente grande para garantir a equação (2.28).

2.2.1. Conjunto de valores de programação de ganho

De acordo com as características do sinal de saída de um grupo de sensores escolhidos define-se $\overset{\circ}{G}_{max}$ e $\overset{\circ}{G}_{min}$ como sendo os valores máximo e mínimo do ganho ideal. O conjunto

completo de programação consiste de n_G valores de ganho, define-se o conjunto como $\Gamma = \{G_1, \dots, G_{n_G}\}$ com $G_1 < \dots < G_{n_G}$ e que o segundo valor de ganho deve ser menor ou igual ao valor mínimo do ganho ideal, ou seja, $G_2 \leq \overset{\circ}{G}_{\min}$. Para determinação dos valores desse conjunto, define-se a perda máxima aceitável de resolução como $N_{L_{\max}}$.

A estratégia de programação do ganho é escolher o ganho disponível imediatamente inferior ao valor de ganho do conjunto, menor ou igual ao ganho ideal. Desta forma, o ganho empregado pode ser representado por G_{p_G} , com p_G dado por:

$$p_G = \begin{cases} \max \{i \in \{1, \dots, n_G\} \mid G_i \leq \overset{\circ}{G}\} - 1, & \text{se } \overset{\circ}{G} < G_E \\ n_G, & \text{outro caso} \end{cases} \quad (2.31)$$

Sendo que G_E é um valor de ganho, não incluído no conjunto de programação, usado apenas para definir o valor do último ganho empregado.

Desta forma, o maior erro de ganho é dado pela razão entre os valores de ganho separados por dois passos de programação e o menor erro de ganho pela razão entre os valores de ganho separados por um passo de programação. A partir da equação (2.26) e considerando o valor máximo de perda de resolução de medição, a razão máxima entre os valores de ganho separados de dois passos de programação é dada por:

$$r = 2^{N_{LM\acute{a}x}} \quad (2.32)$$

e para $i = 1, \dots, \lfloor (n_G + 1) / 2 \rfloor$ a relação entre os valores de ganho é dada por:

$$G_{2i+1} = rG_{2i-1} \quad (2.33)$$

Para determinar a relação entre dois valores de ganho consecutivos a razão r pode ser decomposta em duas frações q e s , de forma que $r = qs$. A melhor escolha dos valores de q e s é $q = s = \sqrt{r}$, porque definem um erro relativo de ganho ($\varepsilon_G / \overset{\circ}{G}$) constante para toda a faixa de programação. Essa escolha resulta em valores de componentes passivos de difícil implementação, logo se define q e r como valores factíveis de implementação prática.

Define-se a relação entre os ganhos com índice par e ímpar como:

$$G_{2i} = sG_{2i-1} \quad (2.34)$$

e

$$G_{2i+1} = qG_{2i} \quad (2.35)$$

A partir de (2.25), para limitar a perda máxima de resolução em $N_{L_{\max}}$, e a partir de (2.28), para que não ocorra perda de faixa de medição, considerando o pior caso de resíduo cc $\varepsilon_{ydc \max}$, pode-se determinar a faixa aceitável de erro de programação do ganho como:

$$\frac{G\varepsilon_{ydc}}{y_{sat}^+} \leq -\frac{\varepsilon_G}{G} \leq 1 - 2^{-N_{L_{\max}}} \quad (2.36)$$

A escolha dos valores de ganho define os limites de erro relativo de ganho como:

$$1 - \frac{1}{\min(q, s)} \leq -\frac{\varepsilon_G}{G} \leq 1 - \frac{1}{r} \quad (2.37)$$

Desta forma, para o caso de terminação única com ajuste de nível, o conjunto completo de valores de ganho é definido por uma série não uniforme, em função de s e r , que pode ser escrita por:

$$\Gamma = \left\{ a, as, ar, asr, \dots, as^{[n_G=par]} r^{\lfloor \frac{n_G-1}{2} \rfloor} \right\}. \quad (2.38)$$

O termo $\lfloor x \rfloor$ significa o arredondamento para o inteiro inferior ao valor da variável x . Para obter o índice da fração s , faz-se o teste para verificar o valor de n_G é par ou ímpar, se for par o expoente da fração s será igual a um ou caso contrário igual à zero.

O primeiro valor de ganho, que corresponde ao primeiro termos da série, é definido como:

$$a = G_1 = \frac{G_{\min}}{s}. \quad (2.39)$$

Os valores de ganho que compõe a série podem ser calculados por:

$$G_i = as^{[i=par]} r^{\lfloor (i-1)/2 \rfloor} \quad (2.40)$$

para $i = 1, \dots, n_G$.

O valor de G_E é dado pelo valor da série, seguinte ao último valor de ganho, ou seja,

$$G_E = as^{[n_G+1=par]} r^{\lfloor n_G/2 \rfloor}. \quad (2.41)$$

O número de elementos da série, n_G , pode ser determinado completando-a até obter um valor de ganho máximo, imediatamente inferior ao ganho ideal máximo, ou,

$$n_G = \max \{i \in \{1, \dots, n_G\} \mid G_i \leq \overset{\circ}{G}_{\max}\} - 1. \quad (2.42)$$

O número de valores de programação de ganho pode ser determinado por:

$$n_G = 2\eta + \left\lceil \frac{\overset{\circ}{G}_{\max}}{SR^\eta} \geq 1 \right\rceil, \quad (2.43)$$

com

$$\eta = \left\lceil \log_r(\overset{\circ}{G}_{\max}/a) \right\rceil. \quad (2.44)$$

2.2.2. Conjunto de valores de programação do ajuste de nível cc

Para o caso do ajuste de nível cc em um estágio de condicionamento. Definem-se os valores máximo e mínimo de ajuste de nível cc como $\overset{\circ}{y}_{dc\max}$ e $\overset{\circ}{y}_{dc\min}$, respectivamente, em função das características dos sinais de saída de um conjunto de sensores escolhidos. O conjunto completo de valores de programação do ajuste de nível cc consiste em n_{dc} valores, é dado por:

$$\Psi = \{y_{dc_1}, \dots, y_{dc_{n_{dc}}}\}, \quad (2.45)$$

em que o ajuste de nível empregado é dado por:

$$y_{dc} = \Psi(p_{dc}), \quad (2.46)$$

com:

$$p_{dc} = \max \left\{ i \in \{1, \dots, n_{dc}\} \mid y_{dc_i} \leq \overset{\circ}{y}_{dc} \right\}. \quad (2.47)$$

Uma vez que o ganho e o ajuste de nível cc são independentes, a melhor escolha do conjunto de programação do ajuste de nível é de valores linearmente espaçados. Então, os valores de programação de ajuste de nível cc podem ser definidos por:

$$y_{dc_i} = \frac{\overset{\circ}{y}_{dc\max} - \overset{\circ}{y}_{dc\min}}{n_{dc}}(i-1) + \overset{\circ}{y}_{dc\min}, \quad (2.48)$$

com $i = 1, \dots, n_{dc}$.

O valor de ajuste de nível cc empregado deve ser subdimensionado e, desta forma, o pior caso de resíduo cc pode ser calculado por:

$$\varepsilon_{y_{dc \max}} = \frac{y_{dc \max} - y_{dc \min}}{n_{dc}}. \quad (2.49)$$

O número de valores de programação de ajuste de nível cc n_{dc} depende do valor máximo de ganho empregado e da menor perda de resolução de medição, que é dado pelo menor valor de q e s .

O valor máximo de ganho empregado é dado por:

$$G = G_{n_G}. \quad (2.50)$$

A partir das equações (2.28), (2.37), tem-se:

$$\frac{G \varepsilon_{y_{dc}}}{y_{sat}^+} \leq 1 - \frac{1}{\min(q, s)}. \quad (2.51)$$

Considerando-se o pior caso de resíduo cc e o valor máximo de ganho empregado, a equação (2.51) torna-se:

$$\frac{G_{n_G} \varepsilon_{y_{dc \max}}}{y_{sat}^+} \leq 1 - \frac{1}{\min(q, s)}. \quad (2.52)$$

Substituindo-se a equação (2.49), considerando o pior caso de resíduo cc, na equação (2.52), tem-se:

$$\frac{G_{n_G} \frac{y_{dc \max} - y_{dc \min}}{n_{dc}}}{y_{sat}^+} \leq 1 - \frac{1}{\min(q, s)}$$

e

$$\frac{G_{n_G} \frac{y_{dc \max} - y_{dc \min}}{n_{dc} y_{sat}^+}}{\leq 1 - \frac{1}{\min(q, s)}}. \quad (2.53)$$

A partir da equação (2.53), o número de valores do conjunto de programação do ajuste de nível cc é dado por:

$$n_{dc} \geq \frac{G_{n_G} (y_{dcmax} - y_{dcmin})}{y_{sat} + \left(1 - \frac{1}{\min(q, s)}\right)} \quad (2.54)$$

O número de bits para programação dos valores de ajuste de nível cc pode ser calculado pelo logaritmo de base dois de n_{dc} , é dado por:

$$\log_2(n_{dc}) \quad (2.55)$$

2.3. Determinação dos valores de programação para dois ou mais estágios de condicionamento

Para valores elevados de ganho e para um número alto de valores de programação de nível cc, a implementação do circuito de condicionamento em um único estágio pode ficar complexa. Entretanto, pode-se dividir o condicionamento em vários estágios, como mostrado na Figura 2.2, que apresenta a vantagem de reduzir a diferença entre os valores máximo e mínimo dos componentes passivos empregados e de reduzir as especificações dos amplificadores usados quanto ao produto ganho-banda passante.

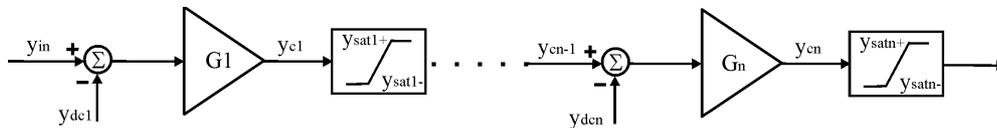


Figura 2.2. Diagrama em bloco de vários estágios em cascata de ganho e de ajuste de nível cc.

2.3.1. Conjunto de valores de programação de ganho

O conjunto completo de ganho dado pela equação (2.38) pode ser dividido em n conjuntos menores. Um dos conjuntos, o primeiro, por exemplo, deve conter uma parte da série começando pelo menor valor de ganho. Os outros conjuntos podem ser constituídos de apenas dois valores, que são utilizados para obter o restante de valores da série completa. O estágio de condicionamento que emprega mais que dois valores de ganho são mais complexos que os outros e são mais susceptível a ruído. Assim, este estágio pode ser escolhido para ser o último, de forma que minimizem o efeito do ruído introduzido no sistema.

$$\begin{aligned}
 \Gamma_1 &= \{1, r^{k_1}\} \\
 &\vdots \\
 \Gamma_{n-1} &= \{1, r^{k_{n-1}}\} \\
 \Gamma_n &= \left\{ a, as, ar, asr, \dots, as^{(n_{G_n}=par)} r^{\lfloor \frac{n_{G_n}-1}{2} \rfloor} \right\}
 \end{aligned} \tag{2.56}$$

Sendo n_{G_n} o número de elementos do primeiro conjunto, k_1, k_2, \dots, k_{n-1} são inteiros e $\{\Gamma_1, \Gamma_2, \dots, \Gamma_n\} \subseteq \Gamma$, isto é, a combinação total da multiplicação dos valores de cada conjunto deve formar, no mínimo, o conjunto completo de valores de ganho definido em (2.38).

Quando o circuito é constituído de dois ou mais estágios de condicionamento, a equação (2.38) terá o primeiro conjunto contendo uma parte da série começando pelo menor valor de ganho e os outros conjuntos contendo apenas dois valores, de forma que a combinação total da multiplicação dos valores de cada conjunto deve formar, no mínimo, o conjunto completo de valores de ganho. Os estágios com apenas dois valores de ganhos, como o menor valor é igual a um, pode ser implementado com apenas um amplificador com ganho fixo, com uma chave para utilização ou não deste estágio. Define-se Γ_1 o conjunto de valores de ganho do primeiro estágio e Γ_2 o conjunto de valores de ganho do segundo estágio, dado por:

$$\begin{aligned}
 \Gamma_1 &= \left\{ a, as, ar, asr, \dots, as^{(n_{G_1}=par)} r^{\lfloor \frac{n_{G_1}-1}{2} \rfloor} \right\} \\
 \Gamma_2 &= \{1, r^{k_2}\}
 \end{aligned} \tag{2.57}$$

Sendo n_{G_1} é o número de elementos do primeiro conjunto, r^{k_2} corresponde ao valor do ganho seguinte ao último valor do primeiro conjunto de valores e $\{\Gamma_1, \Gamma_2\} \subseteq \Gamma$, isto é, a multiplicação dos valores de ganho para formar o conjunto completo de ganho.

2.3.2. Conjunto de valores de programação do ajuste de nível cc

Para o caso de n estágios de condicionamento, o ajuste de nível cc pode ser dividido em n conjuntos de valores de programação, dado por:

$$\Psi_j = \{y_{dc_{j,1}}, \dots, y_{dc_{j,n_{dcj}}}\} \tag{2.58}$$

com $j = 1, \dots, n$.

A programação do valor de ajuste de cada estágio é similar ao caso de um estágio e deve ser subdimensionado. Sendo que o primeiro estágio deve ajustar o nível cc do sinal de saída do sensor e os estágios seguintes devem ajustar o resíduo de nível cc multiplicado pelo ganho empregado pelo estágio anterior, nos casos em que o ajuste não foi perfeito. O sinal de saída de cada estágio de condicionamento, sem considerar a saturação, pode ser escrito para $j = 1, \dots, n$ como:

$$y_{cj}^{\circ} = y_{cj}^{\circ} + y_{dcj}^{\circ} \quad (2.59)$$

com:

$$y_{cj}^{\circ} = G_j y_{cj-1}^{\circ} \quad (2.60)$$

$$y_{dcj}^{\circ} = G_j \varepsilon_{ydcj}^{\circ} \quad (2.61)$$

$$\varepsilon_{ydcj}^{\circ} = y_{dcj-1}^{\circ} - y_{dcj}^{\circ} \quad (2.62)$$

$$y_{c0}^{\circ} = y_{in}^{\circ} \text{ e } y_{dc0}^{\circ} = y_{in}^{\circ} - y_{in}^{\circ} \quad (2.63)$$

Para se determinar o número de valores de compensação de nível cc de cada estágio, é necessária uma análise do sinal de saída de cada estágio, do último para o primeiro. Como a compensação é feita de forma subdimensionada, não ocorre saturação na direção de limite inferior do sinal de saída de cada estágio. O limite superior do sinal na saída do último estágio pode ser expresso por:

$$y_{cn}^+ = y_{satn}^+ + \frac{\varepsilon_G}{G} y_{satn}^+ + G_n \varepsilon_{ydcn} \quad (2.64)$$

para o qual deve-se assegurar $y_{satn}^+ \geq y_{cn}^+$.

Para um estágio de condicionamento intermediário j , o limite superior do sinal de saída pode ser expresso por:

$$y_{cj}^+ = \frac{y_{satn}^+ + \frac{\varepsilon_G}{\circ} y_{satn}^+}{\prod_{k=j+1}^n G_k} + G_j \varepsilon_{ydcj} \quad (2.65)$$

para o qual deve-se assegurar $y_{satj}^+ \geq y_{cj}^+$.

Assim, o pior caso da equação (2.65) ocorre quando o ganho do estágio j é máximo e o ganho dos estágios subseqüentes é igual a um. Isso faz com que a equação (2.65) seja similar a equação (2.64), com a diferença que o ajuste de nível cc não pode ser igual à zero no primeiro estágio. Desta forma, considerando que não houve saturação nos estágios anterior e seguinte, seguindo um procedimento similar ao que foi utilizado para definir a equação (2.28) e depois a equação (2.54), uma expressão genérica pode ser escrita como:

$$n_{dcj} \geq \frac{G_{j,nGj} (y_{dcj-1max}^{\circ} - y_{dcj-1min}^{\circ})}{y_{satj}^+ \left(1 - \frac{1}{\min(q,s)} \right)} \quad (2.66)$$

com $y_{dcj-1min}^{\circ} = 0$ para $j > 1$.

O resíduo cc máximo pode ser calculado por:

$$\varepsilon_{ydcj-1max} = \frac{y_{dcj-1max}^{\circ} - y_{dcj-1min}^{\circ}}{n_{dcj}} \quad (2.67)$$

Portanto, o valor máximo nível cc na entrada de cada estágio j , $j > 1$, pode ser calculado por:

$$y_{dcj-1max}^{\circ} = \varepsilon_{ydcj-1max} G_{j,nGj} \quad (2.68)$$

2.4. Conjunto de valores de programação de ganho diferencial

O conjunto completo de valores ganho definida pela equação (2.38) é para o caso com terminação única, para o caso diferencial, quando não necessário compensar nível cc, a estratégia de programação do circuito de condicionamento pode ser simplificada. A estratégia de programação é definida usando o menor valor imediatamente inferior, ou igual, ao valor de ganho ideal desejado. Os ganhos programados consistem de valores de ganhos com índice par definidos na equação (2.38), tornando-se uma série uniforme, de razão r , dado por:

$$\Gamma = \{a, ar, ar^2, \dots, ar^{n_G-1}\}. \quad (2.69)$$

O primeiro valor de ganho, que corresponde ao primeiro termos da série, é definido como:

$$a = G_{\min}^{\circ}. \quad (2.70)$$

O número de valores de ganho da programação é dado por:

$$n_G = \left\lceil \log_r \left(\frac{G_{\max}^{\circ}}{a} \right) \right\rceil. \quad (2.71)$$

Neste modo de operação, diferencial, a programação pode ser também dividida em vários estágios de condicionamento. No caso de se utilizar o mesmo conjunto de programação definido para o condicionamento de terminação única, tem-se como efeito a redução da perda de resolução. Para tal, a perda de resolução é definida como:

$$N'_{L_{\max}} = \log_2 [\max(q, s)] \quad (2.72)$$

Sendo:

$N'_{L_{\max}}$: perda máxima de resolução diferencial.

Capítulo 3

Projeto do circuito de condicionamento programável

Neste capítulo, apresenta-se o projeto do circuito de condicionamento programável. A partir das especificações do sistema, tais como perda máxima aceitável de resolução, especificações de faixa de ganho e faixa de ajuste de nível c , aplica-se o procedimento teórico para definição dos valores de programação de ganho e de ajuste de nível cc do circuito de condicionamento em um e dois estágios nos modos de operação terminação única e diferencial.

3.1. Especificações do projeto

Para projeto do circuito de condicionamento em um ou mais estágios de condicionamento do sistema de medição proposto, considera-se um sistema de medição que utilize um conversor A/D com limites de saturação iguais a $[0; 2,5 \text{ V}]$ e a perda máxima aceitável de resolução igual a 1 bit. O circuito deve funcionar tanto no modo de terminação única quanto no modo diferencial. Os limites de ganho e compensação cc especificados, para a operação em modo de terminação única, são de $[1,5; 1024]$ e $[0; 2,5\text{V}]$, respectivamente. Para o modo de utilização diferencial, os limites dos valores de ganho são $[1; 1024]$. O circuito opera nos dois modos apenas para sinais de entrada positivos.

Para o projeto do circuito de condicionamento em um ou dois estágio em cascata

terminação única, tem-se as seguintes especificações:

- Valor máximo de ajuste de nível cc: $y_{dc\acute{m}ax}^{\circ} = 2,5 \text{ V}$;
- Valor mínimo de ajuste de nível cc: $y_{dc\acute{m}in}^{\circ} = 0 \text{ V}$;
- Perda máxima aceitável de resolução: $N_{L\acute{m}ax} = 1 \text{ bit}$;
- Limite superior da entrada do conversor A/D: $y_{sat}^{+} = 2,5 \text{ V}$;
- Limite inferior da entrada do conversor A/D: $y_{sat}^{-} = 0 \text{ V}$;
- Ganho ideal mínimo: $G_{\acute{m}in}^{\circ} = 1,5$;
- Ganho ideal máximo: $G_{\acute{m}ax}^{\circ} = 1024$.

3.2. Projeto em um estágio de condicionamento de terminação única

Para determinação do conjunto de valores de ganho, com perda máxima aceitável de resolução de medição $N_{L\acute{m}ax} = 1 \text{ bit}$, a partir da equação (2.32), tem-se a razão máxima entre os valores de ganhos separados de dois passos de programação como:

$$r = 2^{N_{L\acute{m}ax}}$$

$$r = 2 \tag{3.1}$$

Para obter valores factíveis de implementação prática, a razão máxima entre os valores de ganhos, r , pode ser decomposta em duas frações q e s , de forma que $r = q \times s$, para este valor escolhe-se $q = \frac{4}{3}$ e $s = \frac{3}{2}$, sendo $r = qs = \frac{4}{3} \times \frac{3}{2} = 2$.

O conjunto completo de valores de ganho, definida por uma série não uniforme dada pela equação (2.38):

$$\Gamma = \left\{ a, as, ar, asr, \dots, as^{[n_G=par]} r^{\lfloor \frac{n_G-1}{2} \rfloor} \right\}$$

O primeiro termo da série é definido pela equação (2.39), para obter este termo substituem-se nesta equação o valor do ganho ideal mínimo $G_{\acute{m}in}^{\circ}$ e a fração de decomposição s . Dessa forma, tem-se:

$$a = G_1 = \frac{G \min}{s}$$

$$a = G_1 = \frac{1,5}{3/2}$$

$$a = G_1 = 1 \quad (3.2)$$

A partir das equações (2.43) e (2.44), calcula-se o número de valores de ganho, n_G . Substituindo-se, nestas equações, os valores do ganho ideal máximo, G_{max}° , a razão máxima entre os valores de ganhos, r , o primeiro termo da série a e a fração de decomposição, s , tem-se:

$$n_G = 2\eta + \left[\frac{G_{max}^{\circ}}{sr^{\eta}} \geq 1 \right]$$

$$\eta = \left[\log_r (G_{max}^{\circ} / a) \right]$$

$$\eta = \left[\log_r (1024/1) \right]$$

$$\eta = \left[10 \right]$$

$$\eta = 10$$

(3.3)

$$n_G = 2 \times 10 + \left[\frac{1024}{\frac{3}{2} 2^{10}} \geq 1 \right]$$

$$n_G = 2 \times 10 + \left[0,66 \geq 1 \right]$$

$$n_G = 2 \times 10 + 0$$

$$n_G = 20$$

(3.4)

O conjunto de valores de ganho, definido pela série, possui vinte valores de ganho. Expandindo-se a série da equação (2.38), de forma a obter os índices da fração s , faz-se o teste para verificar se n_G é par ou ímpar. O índice será igual a um se for par e zero se for ímpar. Para o índice da razão r , faz-se o arredondamento de η para o inteiro imediatamente inferior ao valor obtido. Desta forma, encontra-se o conjunto completo de valores de ganho como:

$$\Gamma = \{a, as, ar, asr, ar^2, asr^2, ar^3, asr^3, ar^4, asr^4, ar^5, asr^5, ar^6, asr^6, ar^7, asr^7, ar^8, asr^8, ar^9, asr^9\} \quad (3.5)$$

Substituindo-se os valores do primeiro termo desta série, a , a razão máxima entre os valores de ganhos, r , e a fração de decomposição, s , nesta equação, obtém-se o conjunto completo de programação de ganho para um estágio de condicionamento, como:

$$\Gamma = \{1; 1,5; 2; 3; 4; 6; 8; 12; 16; 24; 32; 48; 64; 96; 128; 192; 256; 384; 512; 768\} \quad (3.6)$$

O procedimento de escolha do valor de ganho a ser empregado é o definido na seção (2.2.1), equação (2.31). Mostram-se na Figura 3.1 os valores do ganho ideal em função do ganho aplicado, evidenciando o procedimento proposto para selecionar os valores adequados de programação do ganho. Nesta figura, pode-se observar a influência das razões q e s nos valores do ganho aplicado.

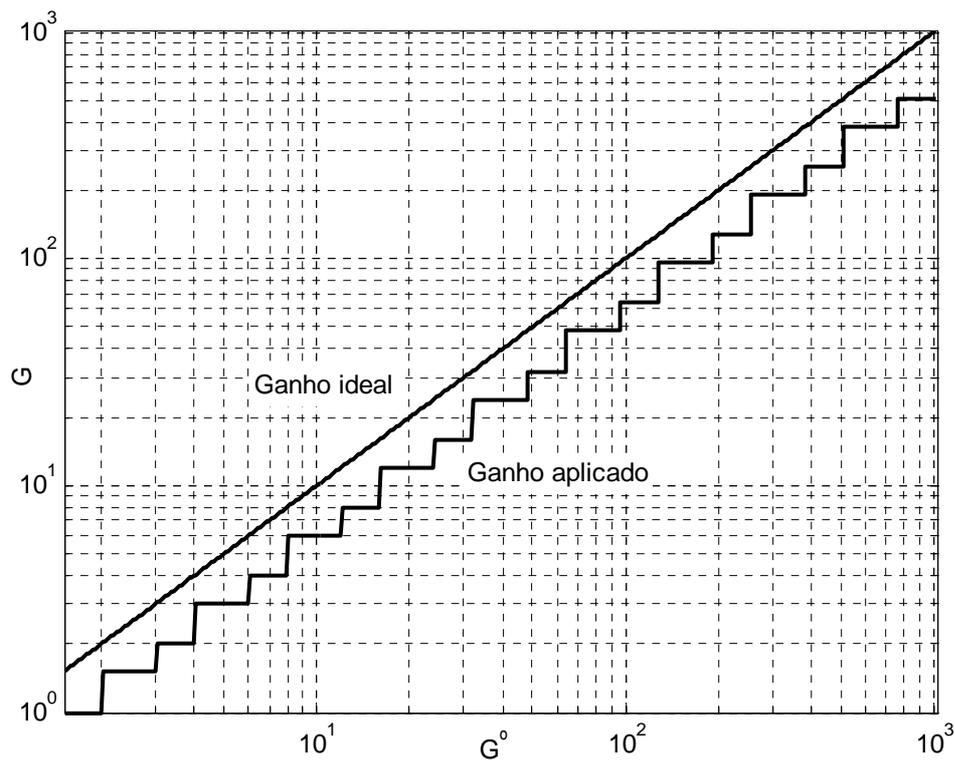


Figura 3.1. Valores de ganho ideal e do ganho aplicado.

Para determinar o conjunto de valores de programação do ajuste de nível cc para um estágio de condicionamento, tem-se que determinar o número de valores de ajuste de nível cc, n_{dc} , a partir equação (2.54). Substituindo-se, nesta equação, o valor do ganho ideal máximo,

$\overset{\circ}{G}_{max} = G_{n_G}$, o valor máximo de ajuste de nível cc, $\overset{\circ}{y}_{dcmax}$, o valor mínimo de ajuste de nível cc, $\overset{\circ}{y}_{dcmin}$, o limite superior da entrada do conversor A/D, y_{sat}^+ , e as frações da decomposição, s e q , tem-se:

$$n_{dc} \geq \frac{G_{n_G} (\overset{\circ}{y}_{dcmax} - \overset{\circ}{y}_{dcmin})}{y_{sat}^+ \left(1 - \frac{1}{\min(q, s)} \right)}$$

$$n_{dc} \geq \frac{1024(2,5 - 0)}{2,5 \left(1 - \frac{1}{4/3} \right)}$$

$$n_{dc} \geq 4096 \quad (3.7)$$

Sendo o número de valores de ajuste de nível cc igual a $n_{dc} = 4096$, pela equação (2.55), calcula-se o número de bits para programação dos valores de ajuste de nível cc, que neste caso requer 12 bits de programação.

Para este número de valores de ajuste de nível cc, calcula-se pela equação (2.49) o valor do resíduo cc máximo, como:

$$\varepsilon_{ydcmax} = \frac{\overset{\circ}{y}_{dcmax} - \overset{\circ}{y}_{dcmin}}{n_{dc}}$$

$$\varepsilon_{ydc1max} = \frac{2,5 - 0}{4096}$$

$$\varepsilon_{ydc1max} = 0,610 \text{ mV} \quad (3.8)$$

Calculam-se os valores de programação de ajuste de nível cc, a partir da equação (2.48). Substituindo-se, nesta equação o valor máximo de ajuste de nível cc, $\overset{\circ}{y}_{dcmax}$, o valor mínimo de ajuste de nível cc, $\overset{\circ}{y}_{dcmin}$ e o número de valores de ajuste de nível cc, n_{dc} , têm-se:

$$y_{dci} = \frac{\overset{\circ}{y}_{dcmax} - \overset{\circ}{y}_{dcmin}}{n_{dc}} (i - 1) + \overset{\circ}{y}_{dcmin}$$

com $i = 1, \dots, n_{dc}$.

$$y_{dci} = \frac{2,5-0}{4096}(i-1)+0 \quad (3.9)$$

para $i = 1, \dots, 4096$.

Na figura 3.2, mostram-se os resultados da programação da tensão de ajuste de nível cc para um estágio de condicionamento em função do valor da programação, definidos pela equação (3.9), o valor de referência utilizado é 2,5 V e a programação $i = 1, \dots, 4096$.

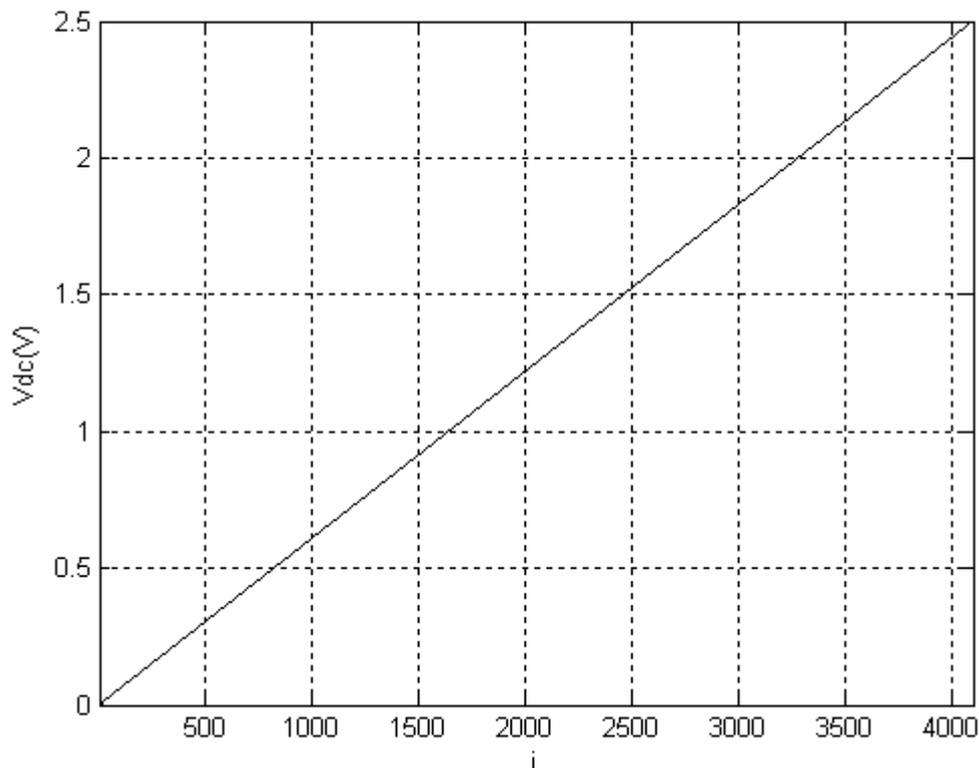


Figura 3.2. Valores de programação de ajuste de nível cc para um estágio de condicionamento em função do valor de programação i .

3.3. Projeto em dois estágios de condicionamento de terminação única

Como o conjunto completo de valores de ganho, determinado na equação (3.6), possui um número elevado de valores é possível dividir o conjunto em conjuntos menores. Neste caso, o circuito condicionamento será constituído de dois estágios de condicionamento, cada estágio possui um conjunto de valores de ganho garantindo que a multiplicação dos valores de ganho, de cada estágio forma o conjunto completo de programação de ganho. A partir da

equação (2.57), tem-se Γ_1 o conjunto de valores de ganho do primeiro estágio e Γ_2 o conjunto de valores de ganho do segundo estágio, como:

$$\Gamma_1 = \left\{ a, as, ar, asr, \dots, as^{(n_{G_1=par})} r \left\lfloor \frac{n_{G_1} - 1}{2} \right\rfloor \right\}$$

$$\Gamma_2 = \{1, r^{k_2}\}$$

$$\Gamma_1 = \{1; 1,5; 2; 3; 4; 6; 8; 12; 16; 24\}$$

$$\Gamma_2 = \{1; 32\}$$
(3.10)

Para determinar o conjunto de valores de programação do ajuste de nível cc para os dois estágios de condicionamento, considera-se o mesmo limite de saturação em ambos os estágios e o conjunto de valores de ganho determinado na equação (3.10). A partir da equação (2.66), determina-se o número de valores de programação de ajuste de nível cc para o primeiro estágio de condicionamento n_{dc1} . Substituindo-se, nesta equação, o valor do ganho máximo do primeiro estágio, $G_{j,n_{Gj}}$, o valor máximo de ajuste de nível cc, $y_{dcj-1max}$, o valor mínimo de ajuste de nível cc, $y_{dcj-1min}$, o limite superior da entrada do conversor A/D, y_{sat}^+ , e as frações da decomposição, s e q , tem-se:

$$n_{dcj} \geq \frac{G_{j,n_{Gj}} (y_{dcj-1max} - y_{dcj-1min})}{y_{satj}^+ \left(1 - \frac{1}{\min(q,s)} \right)}$$

$$n_{dc1} \geq \frac{24(2,5 - 0)}{2,5 \left(1 - \frac{1}{4/3} \right)}$$

$$n_{dc1} \geq 96$$
(3.11)

O número de bits de programação de nível cc do primeiro estágio é o inteiro imediatamente superior ou igual ao logaritmo na base dois do número de valores de programação, que neste caso é 7 bits de programação.

Para este número de valores de ajuste de nível cc, calcula-se pela equação (2.67) o valor do resíduo cc máximo para o primeiro estágio de condicionamento, como:

$$\varepsilon_{y_{dcj-1\max}} = \frac{y_{dcj-1\max} - y_{dcj-1\min}}{n_{dcj}}$$

$$\varepsilon_{y_{dc1\max}} = \frac{2,5 - 0}{96}$$

$$\varepsilon_{y_{dc1\max}} = 26,04 \text{ mV} \quad (3.12)$$

A partir da equação (2.68), calcula-se o valor máximo de nível cc na entrada do segundo estágio, como:

$$y_{dc2\max} = \varepsilon_{y_{dc1\max}} G_{j,nGj}$$

$$y_{dc2\max} = 0,026 \times 24 = 0,625 \text{ V} \quad (3.13)$$

A partir da equação (2.66), determina-se o número de valores de programação de ajuste de nível cc para o segundo estágio de condicionamento n_{dc2} . Substituindo-se, nesta equação, o valor do ganho máximo do segundo estágio, $G_{j,nGj}$, o valor máximo de nível cc na entrada do segundo estágio, $y_{dc2\max}$, o valor mínimo de ajuste de nível cc, $y_{dcj-1\min}$, o limite superior da entrada do conversor A/D, y_{sat}^+ , e as frações da decomposição, s e q , tem-se:

$$n_{dcj} \geq \frac{G_{j,nGj} (y_{dcj-1\max} - y_{dcj-1\min})}{y_{sat}^+ \left(1 - \frac{1}{\min(q, s)} \right)}$$

$$n_{dc2} \geq \frac{32(0,625 - 0)}{2,5 \left(1 - \frac{1}{4/3} \right)}$$

$$n_{dc2} \geq 32 \quad (3.14)$$

Considerando o número de valores de ajuste de nível cc do segundo estágio igual a $n_{dc2} = 32$, pela equação (2.55), calcula-se o número de bits para programação dos valores de ajuste de nível cc do segundo estágio, que neste caso requer 5 bits de programação.

Calculam-se os valores de programação de ajuste de nível cc, a partir da equação (2.48). Substituindo-se, nesta equação o valor máximo de ajuste de nível cc do primeiro e

segundo estágio, y_{dc1max} , y_{dc2max} , o valor mínimo de ajuste de nível cc, y_{dcmin} e o número de valores de ajuste de nível cc do primeiro e segundo estágio, n_{dc1} e n_{dc2} .

Para o primeiro estágio e a partir da equação (2.48), tem-se:

$$y_{dci} = \frac{y_{dcmax} - y_{dcmin}}{n_{dc}}(i-1) + y_{dcmin}$$

com $i = 1, \dots, n_{dc}$.

$$y_{dc1} = \frac{2,5-0}{96}(i-1) + 0 \quad (3.15)$$

para $i = 1, \dots, 96$.

Na Figura 3.3, mostram-se os resultados da programação da tensão de ajuste de nível cc do primeiro estágio de condicionamento em função do valor da programação, definidos pela equação (3.15), o valor de referência utilizado é 2,5 V e a programação $i = 1, \dots, 96$.

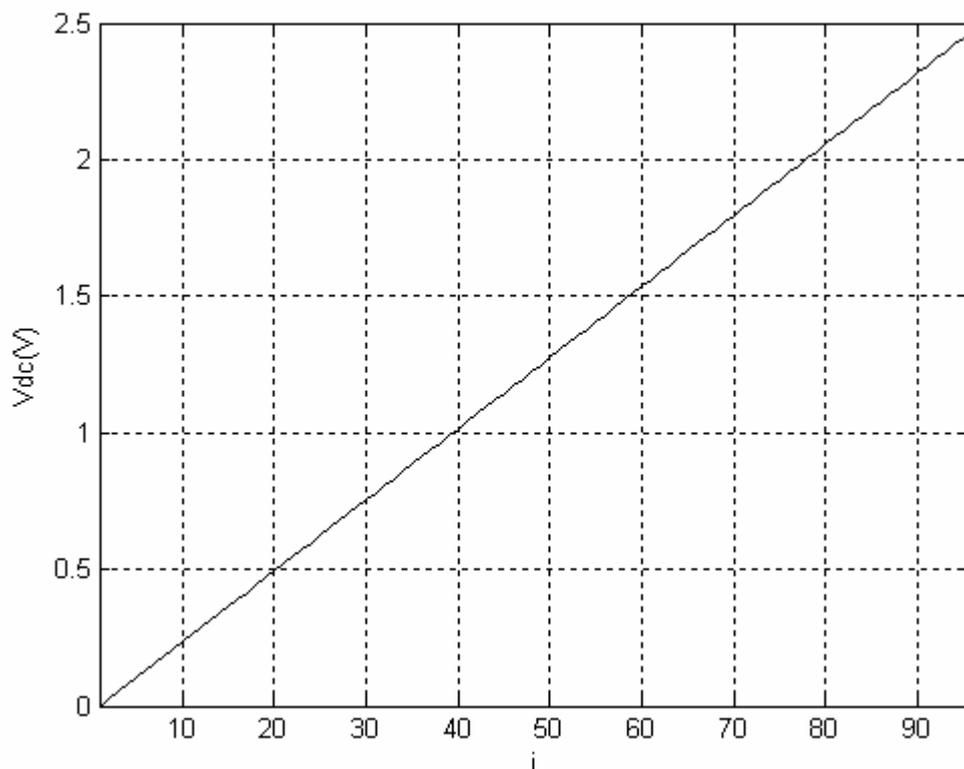


Figura 3.3. Valores de programação de ajuste de nível cc para o primeiro estágio de condicionamento em função do valor de programação i .

Para o segundo estágio e a partir da equação (2.48), tem-se:

$$y_{dci} = \frac{y_{dc\max} - y_{dc\min}}{n_{dc}}(i-1) + y_{dc\min}$$

com $i = 1, \dots, n_{dc}$.

$$y_{dc2} = \frac{0,625 - 0}{32}(i-1) + 0 \quad (3.16)$$

para $i = 1, \dots, 32$.

Na figura 3.4, mostram-se os resultados da programação da tensão de ajuste de nível cc do segundo estágio de condicionamento em função do valor da programação, definidos pela equação (3.16) o valor de referência utilizado é 0,625 V e a programação $i = 1, \dots, 32$.

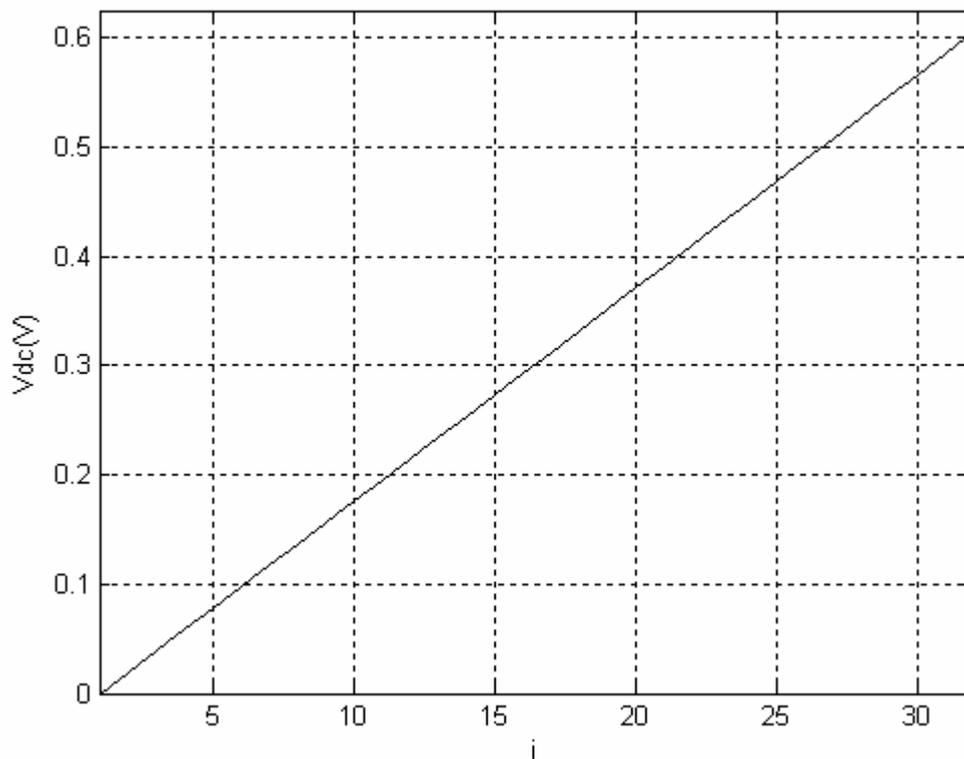


Figura 3.4. Valores de programação de ajuste de nível cc para o segundo estágio de condicionamento em função do valor de programação i .

3.4. Projeto do circuito de condicionamento diferencial

Para projeto do circuito de condicionamento diferencial em dois estágios de condicionamento, considera-se um sistema de medição que utilize um conversor A/D com limites de saturação iguais a $[0; 2,5V]$, a perda máxima aceitável de resolução $N_{L_{máx}}$ igual a 1 bit e os limites de ganho de $[1; 1024]$.

Para o caso diferencial, quando não é necessário compensar nível cc, a estratégia de programação do circuito de condicionamento pode ser simplificada. A estratégia de programação é definida o menor valor imediatamente inferior, ou igual, ao valor de ganho ideal desejado, tendo como consequência, a redução da perda de resolução.

Para determinação do conjunto de valores de ganho, com perda máxima aceitável de resolução de medição, $N_{L_{máx}} = 1bit$. A partir da equação (2.32), tem-se a razão máxima entre os valores de ganhos separados de dois passos de programação como:

$$\begin{aligned} r &= 2^{N_{L_{máx}}} \\ r &= 2 \end{aligned} \quad (3.17)$$

A partir da equação (2.69), o conjunto completo de valores de ganho, é definido por uma série uniforme, de razão r , dada por:

$$\Gamma = \{a, ar, ar^2, \dots, ar^{n_G-1}\}$$

O primeiro valor de ganho, que corresponde ao primeiro termos da série, é definido pela equação (2.70). De acordo com esta equação o primeiro valor de ganho corresponde ao ganho ideal mínimo, dado por:

$$a = G_{\min}^{\circ} = 1 \quad (3.18)$$

A partir da equação (2.71), calcula-se o número de valores de ganho, n_G . Substituindo-se, nestas equações, os valores do ganho ideal máximo, G_{\max}° , a razão máxima entre os valores de ganhos, r , e o primeiro termo da série a , têm-se:

$$\begin{aligned} n_G &= \left\lceil \log_r \left(\frac{G_{\max}^{\circ}}{a} \right) \right\rceil \\ n_G &= \left\lceil \log_2 \left(\frac{1024}{1} \right) \right\rceil \\ n_G &= 10 \end{aligned} \quad (3.19)$$

Desta forma, o conjunto de valores de ganho, definido pela série, possui dez valores de

ganho, expandindo-se a série da equação (2.69) encontra-se o conjunto completo de valores de ganho como:

$$\Gamma = \{a, ar, ar^2, ar^3, ar^4, ar^5, ar^6, ar^7, ar^8, ar^9\} \quad (3.20)$$

Substituindo-se os valores do primeiro termo da série a , a razão máxima entre os valores de ganhos, r , na equação (3.20), obtém-se o conjunto completo de programação de ganho para um estágio de condicionamento diferencial, como:

$$\Gamma = \{1; 2; 4; 8; 16; 32; 64; 128; 256; 512\} \quad (3.21)$$

Neste modo de operação, diferencial, a programação pode ser também dividida em vários estágios de condicionamento. Portanto, o circuito condicionamento será constituído de dois estágios de condicionamento, cada estágio possui um conjunto de valores de ganho. A partir da equação (2.57), tem-se Γ_1 o conjunto de valores de ganho do primeiro estágio e Γ_2 o conjunto de valores de ganho do segundo estágio, como:

$$\begin{aligned} \Gamma_1 &= \left\{ a, ar, \dots, ar \left\lfloor \frac{n_{G_1} - 1}{2} \right\rfloor \right\} \\ \Gamma_2 &= \{1, r^{k_2}\} \\ \Gamma_1 &= \{1; 2; 4; 8; 16\} \\ \Gamma_2 &= \{1; 32\} \end{aligned} \quad (3.22)$$

Para se obter o conjunto completo, é necessário fazer a multiplicação dos valores de ganho, de cada estágio, $\{\Gamma_1, \Gamma_2\} \subseteq \Gamma$, para formar o conjunto completo de programação de ganho.

3.5. Utilização do conjunto de programação de terminação única no modo diferencial

O circuito deve funcionar tanto no modo de terminação única e no modo diferencial, e dessa forma, os conjuntos completos de valores de ganho têm que ser implementados. Uma vez que os valores de ganho do modo diferencial constituem um subconjunto do conjunto de valores de ganho para o modo de terminação única, este último é o que deve ser implementado. Com isso, tem-se a vantagem de se dispor de mais valores de ganhos para o modo diferencial e como consequência, as perdas de resolução serão menores para esse método.

A partir da equação (2.72), para o caso de se utilizar o mesmo conjunto de

programação definido para o condicionamento de terminação única, tem-se o efeito na redução da perda de resolução. Para tal, a perda de resolução máxima é definida como:

$$N'_{L_{\max}} = \log_2 [\max(q, s)]$$

$$N'_{L_{\max}} = 0,58 \tag{3.23}$$

Na Figura 3.5, mostram-se os valores do ganho ideal em função do ganho aplicado, evidenciando o procedimento proposto para selecionar os valores adequados de programação do ganho diferencial.

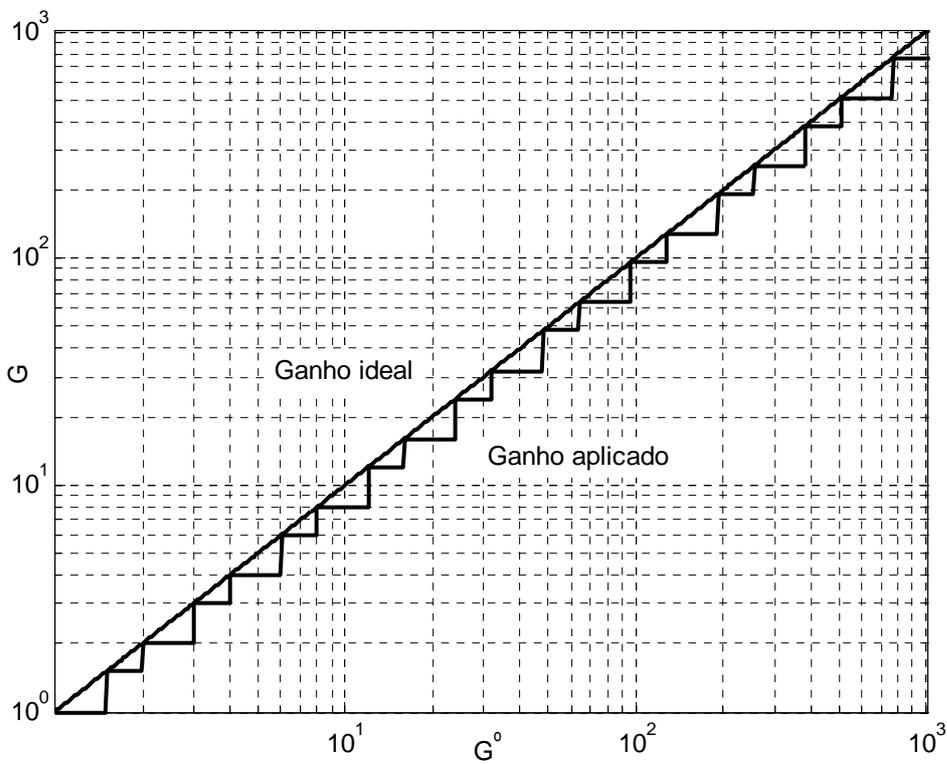


Figura 3.5. Valores de programação de ganho em função do ganho ideal em função do ganho aplicado.

Na Figura 3.6, apresenta-se o gráfico da resolução em função do ganho ideal que se deseja aplicar. Pode-se observar que o valor máximo de perda de resolução é menor do que foi especificado e igual ao valor calculado na equação (3.23).

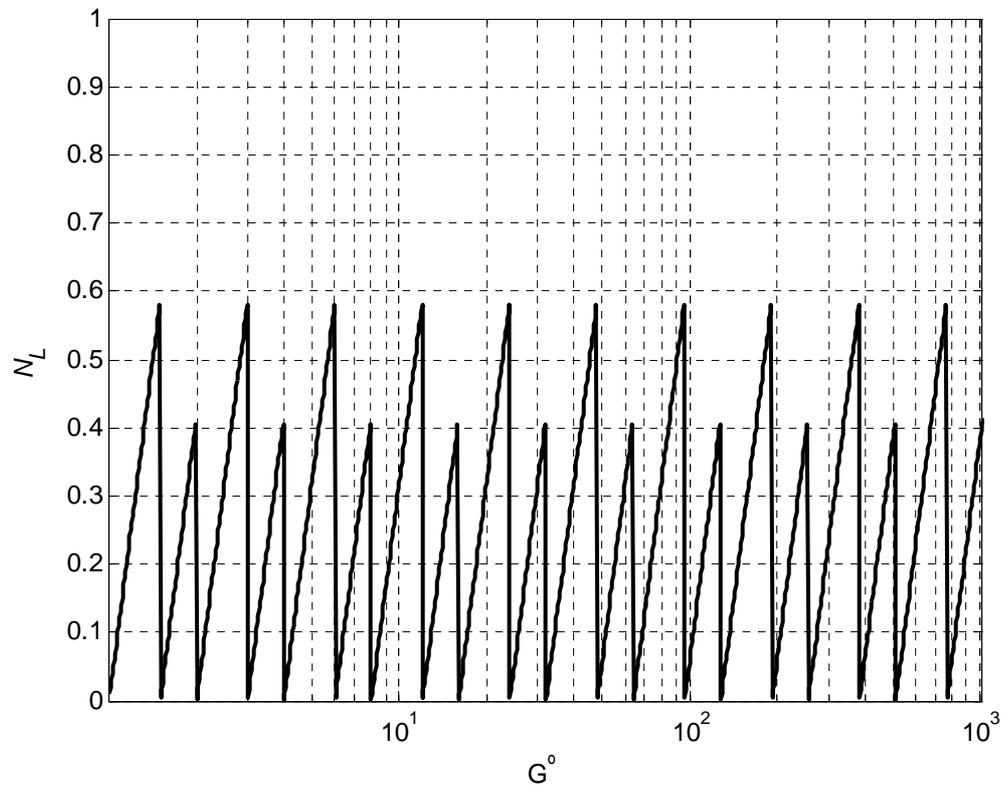


Figura 3.6. Resolução em função do ganho ideal.

Capítulo 4

Arquitetura do circuito de condicionamento

Neste capítulo, apresenta-se uma arquitetura para o circuito de condicionamento que proporciona os valores de ganho e ajuste de nível cc definidos no projeto. Os circuitos de ganho e de ajuste de nível cc que compõe esse sistema são implementados em dois estágios de condicionamento em cascata. Apresenta-se uma descrição simplificada do microcontrolador ADuC812, utilizado para a seleção do ganho, compensação do nível cc e controle do sistema de medição proposto.

4.1. Arquitetura do circuito de condicionamento programável

Considera-se um sistema de medição programável composto de um circuito de condicionamento capaz de prover um ganho e um ajuste de nível cc ao sinal de saída de um sensor, ajustando o sinal para ocupar toda a faixa de entrada do conversor A/D. Este último é utilizado para converter o sinal condicionado para a forma digital com resolução e limites de sinal de entrada específicos.

Em muitas aplicações em instrumentação é necessário amplificar sinais analógicos de baixa amplitude e eliminar nível cc contido no sinal que se deseja amplificar. Para amplificar os sinais de interesse e atenuar nível cc indesejáveis, foi projetado um circuito de condicionamento programável, que utiliza um microcontrolador ADuC812 para a seleção do ganho e este possui um conversor D/A que pode ser configurado para 12 bits, desta forma, o ajuste de nível cc do sistema é realizado apenas no primeiro estágio utilizando-se o conversor

D/A do microcontrolador. O diagrama do circuito de condicionamento é mostrado na Figura 4.1.

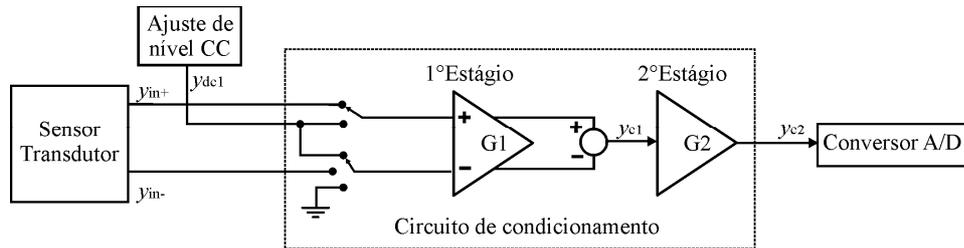


Figura 4.1. Diagrama de vários estágios em cascata do circuito de condicionamento programável.

O circuito de condicionamento sendo programável, pode ser configurado para ser utilizado em várias aplicações de medição em instrumentação nas quais se utilizem diversos tipos de sensores com características de sinais de saída diferentes.

4.2. Circuito de ganho do 1º estágio

Para o primeiro estágio de condicionamento, o circuito escolhido para promover os valores de ganho definido no projeto foi o amplificador de instrumentação na configuração de três amplificadores operacionais (amp-op).

Os amplificadores de instrumentação são circuitos acoplados diretamente que fornecem uma saída que é a amplificação da diferença entre duas entradas. Uma configuração clássica do amplificador de instrumentação é a configuração que utiliza três amplificadores operacionais, os dois amplificadores operacionais de entrada estão configurados como amplificadores não inversores, que fornecem um isolamento entre o amplificador diferencial e o sinal de entrada proveniente de sensores, eliminando a interferência da resistência de saída do sensor ao valor das resistências da montagem.

O amplificador de instrumentação com três amp-op é um amplificador diferencial de grande exatidão que pode amplificar sinais de baixo nível na presença de ruído intenso de modo comum e que possui as seguintes características: razão de rejeição em modo comum (CMRR) elevado; impedância de entrada elevada; impedância de saída baixa; ruído baixo; desvio baixo; baixa não linearidade; baixo offset e variação; banda moderada; ganho estável e configurável [11].

Analisa-se o circuito de um amplificador de instrumentação constituído por três amplificadores operacionais cujo esquema típico é mostrado na Figura 4.2.

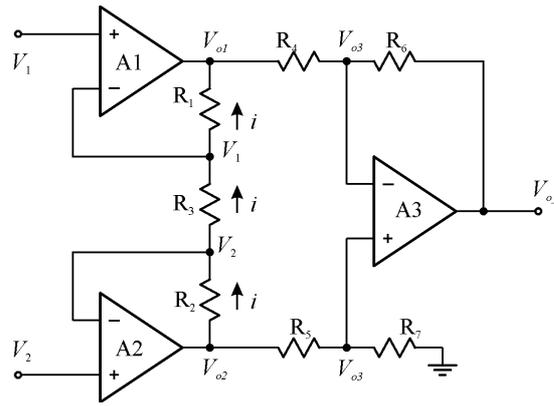


Figura 4.2. Amplificador de instrumentação com três amp-op.

Podem-se expressar as correntes em termos de voltagem e resistência de cada ramo do circuito:

$$\frac{v_{o2} - v_{o3}}{R_5} = \frac{v_{o3}}{R_7} \quad (4.1)$$

$$\frac{v_{o1} - v_1}{R_1} = \frac{v_1 - v_2}{R_3} = \frac{v_2 - v_{o2}}{R_2} \quad (4.2)$$

$$\frac{v_{o1} - v_{o3}}{R_4} = \frac{v_{o3} - v_{o-1}}{R_6} \quad (4.3)$$

A partir das equações (4.1), (4.2) e (4.3), tem-se:

$$v_{o3} = \frac{R_7 v_{o2}}{R_5 + R_7} \quad (4.4)$$

$$v_{o1} = \frac{(R_3 + R_1)v_1 - R_1 v_2}{R_3} \quad (4.5)$$

$$v_{o2} = \frac{(R_2 + R_3)v_2 - R_2 v_1}{R_3} \quad (4.6)$$

$$v_{o-1} = \frac{(R_4 + R_6)v_{o3} - R_6 v_{o1}}{R_4} \quad (4.7)$$

Substituindo-se a equação (4.6) na equação (4.4), tem-se:

$$v_{o3} = \frac{R_7}{R_5 + R_7} \left(\frac{R_3 v_2 - R_2 v_1 + R_2 v_2}{R_3} \right) \quad (4.8)$$

Substituindo-se as equações (4.5) e (4.8) na equação (4.7), tem-se:

$$v_{o_1} = \frac{R_4 + R_6}{R_4} \left[\frac{R_7}{R_5 + R_7} \left(\frac{R_3 v_2 - R_2 v_1 + R_2 v_2}{R_3} \right) \right] - \frac{R_6}{R_4} \left(\frac{R_3 v_1 + R_1 v_1 - R_1 v_2}{R_3} \right) \quad (4.9)$$

Considerando-se $R_4 = R_5 = R_6 = R_7 = R$, tem-se:

$$v_{o_1} = \left(1 + \frac{R_1 + R_2}{R_3} \right) (v_2 - v_1) \quad (4.10)$$

Considerando-se, ainda, $R_1 = R_2 = R$, $v_2 = V_{in}^+$ e $v_1 = V_{in}^-$ tem-se:

$$v_{o_1} = \left(1 + \frac{2R}{R_3} \right) (V_{in}^+ - V_{in}^-) \quad (4.11)$$

O ganho do circuito é dado por:

$$A_v = \left(1 + \frac{2R}{R_3} \right) \quad (4.12)$$

Sendo:

v_{o_1} : tensão de saída do circuito.

V_{in}^+ : tensão de entrada diferencial positiva.

V_{in}^- : tensão de entrada diferencial negativa.

A equação de saída do amplificador de instrumentação na configuração com três amplificadores operacionais é dada pela equação (4.11), variando-se o valor da resistência R_3 varia-se o ganho, ou seja, o ganho do amplificador completo pode ser modificado por uma só resistência R_3 .

O amplificador de instrumentação representado na Figura 4.2 é um bloco operacional que fornece ganho diferencial, respondendo somente à diferença de tensão entre seus dois sinais de entrada. O circuito fornece a vantagem de uma alta impedância de entrada em ambas as entradas garantida pelo uso dos amplificadores operacionais $A1$ e $A2$ em configurações não inversoras que fornece todo o ganho diferencial e o amp-op de saída $A3$ (amplificador diferença) de ganho unitário que converte a diferença de tensão em uma saída simples de um único terminal. Visto que os seguidores de tensão de entrada ao circuito operam com ganho unitário, o amplificador de saída deve fornecer toda a rejeição em modo comum. Portanto, o circuito exige resistores precisos. Além disso, todos os três amplificadores operacionais

devem ter uma alta razão em rejeição de modo comum. Quando o amplificador diferencial $A3$ está equilibrado, ou seja, se $R_5R_6 = R_4R_7$ e se $R_1 = R_2$, obtém-se um CMRR alto [12].

4.3. Circuito de ganho do 2º estágio

Para o segundo estágio de condicionamento, o circuito escolhido para promover os valores de ganho definido no projeto foi o amplificador não inversor. Para este amplificador, a tensão de saída está em fase com a entrada, ou seja, este tipo de amplificador não inverte a polaridade do sinal da tensão de entrada, permite ajuste para ganhos maiores que dois, sua impedância de entrada é elevada e a impedância de saída baixa [11]. O circuito do amplificador não inversor é mostrado na Figura 4.3.

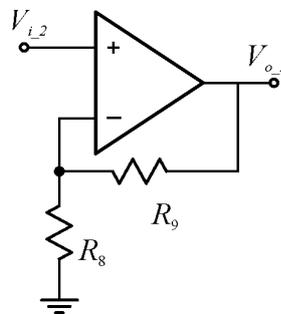


Figura 4.3. Amplificador não inversor.

As correntes através dos resistores R_8 e R_9 podem ser determinadas usando a lei de Ohm:

$$i = \frac{v_{i,2}}{R_8} \quad (4.13)$$

$$i = \frac{v_{o,2} - v_{i,2}}{R_9} \quad (4.14)$$

A partir da equação (4.14), tem-se:

$$v_{o,2} = v_{i,2} + iR_9 \quad (4.15)$$

Substituindo-se a equação (4.14) na equação (4.15), tem-se:

$$v_{o,2} = v_{i,2} \left(1 + \frac{R_9}{R_8} \right) \quad (4.16)$$

Sendo:

v_{o_2} : tensão de saída do circuito

v_{i_2} tensão de entrada do circuito

A equação de saída do circuito é dada pela equação (4.16) e o ganho de malha fechada, com realimentação, é dado por:

$$A_v = 1 + \frac{R_9}{R_8} \quad (4.17)$$

O ganho do circuito não inversor só depende dos resistores externos, R_8 e R_9 .

4.4. Circuito de ganho do 1º e 2º estágio em cascata

O circuito de condicionamento desenvolvido é formado de dois estágios em cascata que juntos proporcionam um ganho total de 1 a 1024 com ajuste de nível cc apenas no primeiro estágio. O diagrama geral do circuito de condicionamento em dois estágios em cascata é mostrado na Figura 4.4. No primeiro estágio de condicionamento tem-se um amplificador de instrumentação na configuração de três amplificadores operacionais (amp-op) que proporciona de ganhos 1 a 24 e deve funcionar para os seguintes modos de operação: terminação única com e sem ajuste de nível cc, terminação dupla (diferencial) e aferição dos estágios de ganho.

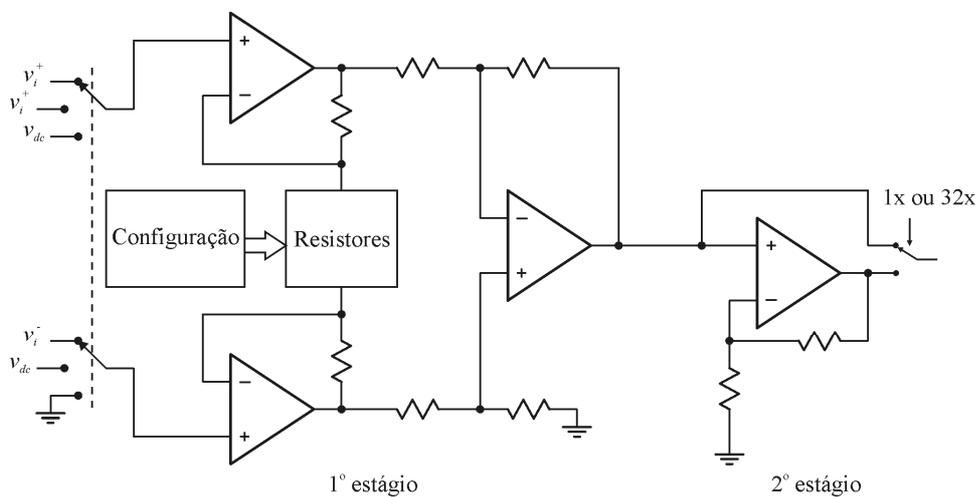


Figura 4.4. Diagrama Geral do circuito de condicionamento em dois estágios em cascata com ajuste de nível cc no primeiro estágio.

No segundo estágio tem-se um amplificador não inversor com ganho de 32, este estágio é empregado apenas para valor de ganho diferente de um, para valores de ganho igual

a um, o estágio pode ser isolado e o sinal pode ser obtido diretamente da entrada deste estágio.

A combinação total da multiplicação dos valores de ganho de cada estágio do circuito de condicionamento total provê o conjunto completo de valores de ganho. A escolha do ganho a ser utilizado é feita através das chaves programáveis de seleção de ganho, no primeiro estágio têm-se nove chaves de seleção para valor de ganho diferente de um. A chave do segundo estágio é ativada para valor de ganho igual a um e desativada para valor de ganho igual a 32. Desta forma, circuito de condicionamento em dois estágio em cascata proporcionam um “ganho ideal” total de 1 a 1024 programável.

O circuito de ganho é formado por dois estágios em cascata, as equações de saída do primeiro e segundo estágios são dadas pelas equações (4.11) e (4.16). Através da multiplicação das equações de saída de cada estágio, obtém-se a equação de saída geral do circuito de ganho em função da tensão de entrada diferencial e dos resistores. Considerando-se $v_{o_{-1}} = v_{i_{-2}}$ e $v_{o_{-1}} = v_{out}$, tem-se:

$$v_{out} = \left(1 + \frac{R_9}{R_8}\right) \left(1 + \frac{2R}{R_3}\right) (V_{in}^+ - V_{in}^-) \quad (4.18)$$

Sendo:

V_{in}^+ : tensão de entrada diferencial positiva.

V_{in}^- : tensão de entrada diferencial negativa.

v_{out} : tensão de saída geral do circuito de condicionamento em dois estágios em cascata.

4.5. Implemetação do circuito de ganho 1° e 2° estágio em cascata

O circuito é formado de dois estágios de condicionamento, cada estágio é responsável por um conjunto de valores de ganho e juntos proporcionam um ganho de 1 a 1024. Para o primeiro estágio de condicionamento o circuito é programável e proporciona ganhos de 1 à 24. A partir da equação (3.10), tem-se o primeiro conjunto de valores de ganho $\Gamma_1 = \{1; 1,5; 2; 3; 4; 6; 8; 12; 16; 24\}$. O circuito escolhido para proporcionar este conjunto de valores de ganho é o amplificador de instrumentação na configuração com três amp-op, devido às características já apresentadas. A partir da equação (4.11), considerando-se o valor de $R = 50k\Omega$, calculam-se os valores de R_3 para os valores de ganho diferente de um, tem-se: 200k Ω , 100k Ω , 50k Ω , 33,3k Ω , 20k Ω , 14,28k Ω , 9,09k Ω , 6,66k Ω e 4,34k Ω , e para valor de ganho igual a um a resistência R_3 tem que ter valor infinito (circuito aberto) para satisfazer a

equação (4.11). Os valores de ganho são programáveis através das chaves S_1 a S_9 , como é mostrado na Figura 4.5.

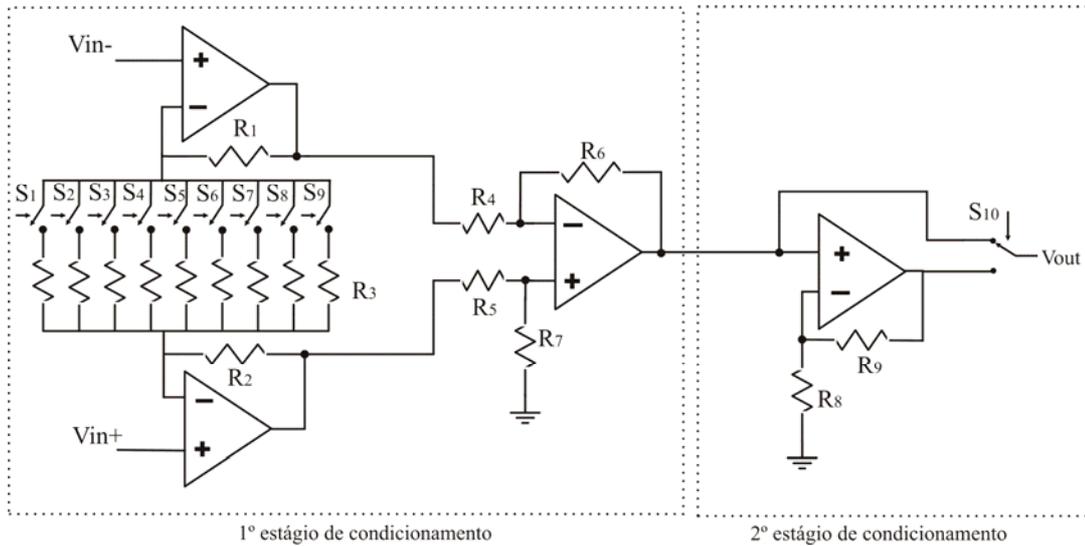


Figura 4.5. Circuito de condicionamento programável em dois estágios em cascata.

O circuito de ganho do primeiro estágio pode ser implementado utilizando um circuito integrado AD623, é um amplificador de instrumentação na configuração clássica de três amp-op, baixa tensão de offset, ganho de 1 a 1000, configurado através de resistores externos e especificações aceitáveis para o projeto. No apêndice B, descrevem-se algumas características dos componentes analógicos para a implementação prática do circuito de condicionamento.

O circuito integrado possui os resistores internos, $R_1 = R_2 = R_4 = R_5 = R_6 = R_7 = 50k\Omega$ e o ganho varia com o valor de R_3 . A equação de saída do circuito é dada por:

$$V_{out} = \left(1 + \frac{100k\Omega}{R_3}\right) (V_{in}^+ - V_{in}^-) \quad (4.19)$$

A partir da equação (4.19), calcula-se o valor da resistência, R_3 , para cada valor de ganho, tem-se:

$$R_3 = \frac{100K\Omega}{G-1} \quad (4.20)$$

com:

$$G = \frac{(V_{in}^+ - V_{in}^-)}{V_{out}} \quad (4.21)$$

Sendo:

G : valor de ganho da programação.

Na tabela 4.6 é mostrado os valores comerciais das resistências, R_3 , para os valores de ganho do primeiro estágio de condicionamento estabelecidos pela programação. Os resistores fixos devem ser de precisão, com tolerância de 0,1% a 1%.

Tabela 4.6. Valores de ganho e resistores.

Ganhos programados	Valores de R_3 , $k\Omega$	Valores de Resistores comerciais, (associados em série), $k\Omega$	Ganhos calculados
1	∞	-	1
1,5	200	200	1,50
2	100	100	2,00
3	50	$48,7+1,3 = 50,0$	3,00
4	33,33	$20+13,3 = 33,3$	4,00
6	20	20	6,00
8	14,28	$14+0,280 = 14,28$	8,00
12	9,09	9,09	12,00
16	6,66	$6,04+0,619 = 6,63$	16,01
24	4,346	$3,01+1,33 = 4,34$	24,04

Para o segundo estágio de condicionamento o conjunto de valores de ganhos estabelecidos pela programação, é: $\Gamma_2 = \{1;32\}$. O circuito escolhido é o amplificador não inversor, de acordo com a equação (4.16) o ganho do circuito só depende dos resistores externos, R_8 e R_9 . Os valores ideais dos resistores são: $R_8 = 1 k\Omega$ e $R_9 = 31 k\Omega$. Este estágio possui uma chave de um pólo e duas posições, S_{10} , na posição indicada na Figura 4.5 que isola o segundo estágio, tendo o valor de ganho um e quando na outra posição este estágio aplica um ganho igual a 32 ao valor de saída do primeiro estágio.

Para a implementação prática do segundo, os valores dos resistores comerciais são: $R_8 = 1,02k\Omega$ e $R_9 = 31,6k\Omega$. Para esses valores de resistência o valor do ganho calculado é:

$$A_v = 1 + \frac{31,6}{1,02} \quad (4.22)$$

$$A_v = 31,98 \quad (4.23)$$

Devido, a escolha dos valores dos resistores externos do circuito de ganho do segundo estágio ser valor comercial mais próximo, o ganho calculado difere um pouco do valor estabelecido pela programação.

4.6. Circuito de ajuste de nível cc

O ajuste de nível cc pode ser realizado nos dois estágios de condicionamento utilizando conversores D/A com resoluções de 7 e 5 bits. Como o sistema utiliza o microcontrolador ADuC812 e este possui um conversor D/A que pode ser configurado para 12 bits. Desta forma, o ajuste de nível cc do sistema é realizado apenas no primeiro estágio utilizando-se o conversor D/A do microcontrolador, com tensão de referência igual a 2,5V e 12 bits de resolução que proporciona 4096 valores de nível cc a ser compensada numa faixa de variação de tensão cc do sinal de entrada de 0 a 2,5V [13].

Caso o sistema utilize um microcontrolador que não possui um conversor D/A integrado, sugere-se a utilização do conversor D/A com malha R-2R. Este conversor D/A proporciona os valores de ajuste de nível estabelecidos pela programação e tem vantagem de possuir uma rede de resistores com valores R e 2R de fácil implementação.

4.6.1. Microcontrolador ADuC812

O microcontrolador ADuC812 é utilizado neste sistema para a seleção do ganho, compensação do nível cc (conversor D/A de 12 bits) e controle do sistema de medição.

O ADuC812 é microcontrolador fabricado pela Analog Devices que pode ser programado para realizar operações de aquisição de dados e outras tarefas. Ele contém oito conversores Analógicos digitais – ADC de 12 bits e dois conversores digitais analógico – DAC que podem ser configurados tanto em 8 ou 12 bits. Ele possui, ainda, portas digitais que podem ser utilizadas como entrada ou saída, barramento de dados de 8 bits e conjunto de instruções compatíveis com o microcontrolador 8051.

O ADuC812 incorpora oito conversores AD de 12 bits no seu chip, este conversor aceita uma entrada analógica na faixa de 0 a +VREF (Tensão de referência). O chip possui uma referência interna de 2,5 V. Esta referência pode ser sobrescrita através do pino V_{REF} , que pode ser na faixa de 2,3 V a AV_{DD} (Tensão de Alimentação Analógica). Todos os componentes do bloco de conversão AD são facilmente configurados através de três registradores ADCCON1, ADCCON2 e ADCCON3.

O ADuC812 incorpora dois conversores DA no seu chip, que pode ser configurado

tanto em 8 ou 12 bits. Este conversor é utilizado neste sistema para promover os valores de ajuste de nível cc, configurado para uma resolução de 12 bits com referência de 2,5V. Cada conversor tem a opção de selecionar duas faixas, uma vai de 0 V a V_{REF} (referência interna de 2,5 V) e a outra de 0 V a AV_{DD} . Ambos os conversores DA compartilham um mesmo registro de controle (DACCON), e cada um possui dois registros de dados (DAC1H/L e DAC0H/L). Também deve ser ressaltado que no modo de conversão assíncrona ($SYNC = 1$), a tensão do conversor DA será atualizada tão logo o registro DACL for escrito, portanto, em uma conversão de 12 bits, o registrador DACH (contendo os 4 bits mais significativos) deve ser escrito primeiro, para depois o DACL (8 bits menos significativos).

O ADuC812 possui quatro portas para entrada e saída, utilizadas para transferência de dados com outros dispositivos. Algumas portas são capazes de realizar operações com memórias, outras são multiplexadas com uma função alternativa para utilização com periféricos do próprio dispositivo.

A porta 0 (zero) é uma porta de 8 bits, bidirecional para entrada e saída. Os pinos da porta 0 (zero) que tem 1s escrito são configurados como entrada de alta impedância. Para esta porta ser utilizada como saída é preciso à utilização de resistores externos de pull-up nos seus pinos, para forçar o valor lógico “1” na saída.

A porta 1 (um) é também uma porta de 8 bits, utilizada somente como entrada digital ou analógica. Seus pinos são configurados como entrada analógica e para configurar alguns desses pinos como entrada em digital, o usuário deve escrever “0” nos bits dessa porta configurando o correspondente pino como entrada digital de alta impedância.

A porta 2 (dois) é uma porta bidirecional com resistores internos de pull-up. Para ser utilizada como entrada é necessário configurar escrevendo 1s nos seus pinos.

A porta 3 (três) é uma porta bidirecional, seus pinos que possuem 1s escritos são colocados em altos pelos seus resistores internos de pull-ups e nesse estado eles podem ser usados como entradas.

Possui 8K bytes de memória Flash/EE para programas, 640 bytes Flash/EE de memória de dados e 256 bytes de RAM de dados dentro do chip.

O ADuC812 possui três relógio/contador de 16 bits: Timer 0, Timer 1 e Timer 2. Cada relógio/contador consiste de 2 registradores de 8 bits, THx e TLx ($x = 0, 1$ e 2). Todos os três podem ser configurados para operar tanto como a função de timer (relógio) ou como counter (contador).

A porta de comunicação serial é *full duplex*, isto significa que é possível transmitir e receber simultaneamente. Possui uma recepção bufferizada, ou seja, a recepção de um

segundo byte pode ser começada antes do primeiro ser lido do registro de recepção. Entretanto, se o primeiro byte ainda não tiver sido lido quando a recepção do segundo for completada, o primeiro byte será perdido.

O ADuC812 possui dois coeficientes de calibração, um para calibração do offset (deslocamento) e um outro para calibração do ganho. Ambos os coeficientes são palavras de 14 bits. Aumentando o coeficiente de offset a função de transferência é empurrada para baixo, servindo para compensar valores positivos de offset. Diminuindo o coeficiente de offset a função de transferência é empurrada para cima, servindo para compensar valores negativos de offset. O máximo valor de offset que pode ser compensado é tipicamente $\pm 5\%$ de V_{REF} , que se iguala a ± 125 mV com uma referência de 2,5 V. Aumentando o coeficiente de ganho há uma compensação para uma menor faixa de sinal de entrada analógica. Diminuindo o coeficiente de ganho há compensação para faixa de sinal analógico de entrada mais larga. A máxima faixa de sinal de entrada que este coeficiente pode compensar é $1,025 \times V_{REF}$ e a mínima faixa é $0,975 \times V_{REF}$ que equivale a tipicamente $\pm 2,5\%$ da tensão de referência.

O ADuC812 possui nove interrupções com dois níveis de prioridade. O controle e a configuração destas interrupções são feitos através de três registradores: IE (habilita ou desabilita as interrupções), IP (habilita ou desabilita a prioridade de cada interrupção) e IE2 (habilita ou desabilita interrupções secundárias). O registro IE2 configura duas interrupções através dos bits EPSMI (tensão de alimentação) e ESI (SPI/I2C) [10].

4.6.2. Conversor D/A R-2R

A tensão cc para o ajuste de nível será gerada pelo microcontrolador através de seu conversor D/A interno. Uma alternativa, caso não se dispusesse dessa opção no microcontrolador, seria implementar um conversor D/A específico para gerar a tensão de ajuste de nível cc. Neste sentido, uma solução adequada é utilizar um conversor D/A R-2R, como descrito a seguir.

Um conversor digital-analógico (abreviado vulgarmente pelas siglas D/A ou DAC) é um dispositivo eletrônico que transforma uma entrada digital de n bits numa saída analógica proporcional, como é mostrada na Figura 4.7. O sinal de entrada pode ser do tipo série ou paralelo e o sinal de saída pode ser um sinal de corrente ou tensão [4].

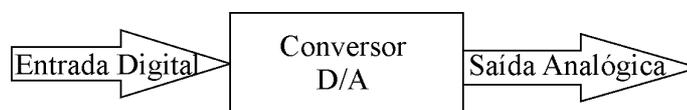


Figura 4.7. Conversor A/D.

O conversor D/A possui alguns parâmetros (especificações) fornecidos pelos fabricantes que descrevem a qualidade do desempenho deste tipo de conversor, tais como: resolução, linearidade, precisão e tempo de estabelecimento.

A resolução é a menor variação medida à qual um dado instrumento (ou circuito) consegue responder. Em termos concretos, a resolução de um conversor D/A especifica o número de bits da saída e de entrada do conversor. Por exemplo, um conversor D/A cuja entrada possua 5 bits é designado como um conversor de 5 bits de resolução. O número de possíveis valores do sinal de saída é igual a $2^5 = 32$. A menor variação possível no sinal de saída é igual a $1/32$ do valor do fim de escala.

A linearidade é o máximo desvio da relação linear em percentagem do valor fim de escala. Num conversor D/A ideal, iguais incrementos numéricos no sinal de entrada conduzem a iguais incrementos no sinal de saída.

A precisão de um conversor D/A é uma medida da diferença entre a saída real e a saída ideal, em geral, fornecida em número de bits. Na maioria dos conversores a precisão é inferior à sua resolução. Existem conversores D/A comerciais cuja resolução é de N bits e cuja precisão, garantida pelo fabricante, e sob condições bem especificadas, igual a $(N-1)$ ou $(N-2)$ bits.

Tempo de estabelecimento de um conversor D/A é definido como o intervalo de tempo que decorre desde o instante em que surge uma variação na entrada até ao momento em que a sua saída analógica estabiliza numa dada vizinhança do novo valor. Esta vizinhança é, em geral, definida em termos de uma percentagem do valor de fim de escala [12].

Na Figura 4.8, apresenta-se um conversor D/A em rede R-2R (para o caso de 4 bits), a rede R-2R é um conjunto de resistores interligados, e um amp-op ligado à rede R-2R. A rede resistiva possui apenas dois valores para as resistências, não existe atraso de propagação de corrente ao longo da malha resistiva uma vez que todos os interruptores estão ligados diretamente à entrada inversora do amp-op e a diferença de potencial entre os contatos dos interruptores é nula, ou seja, um deles ligado ao potencial zero e o outro está ligado à terra virtual do amp-op. A inclusão do amp-op é para melhorar o ganho e o acoplamento do conversor com outros circuitos, pois o amp-op isola a impedância da rede R-2R da carga [15].

O conversor D/A em rede R-2R é um dispositivo que converte uma palavra codificada binária em um sinal analógico discretizado. As chaves analógicas usadas são chaves de duas posições ora ligam o resistor à entrada do amp-op, ora para terra, gerando uma corrente na saída a qual pode ser convertida por sua vez numa tensão elétrica.

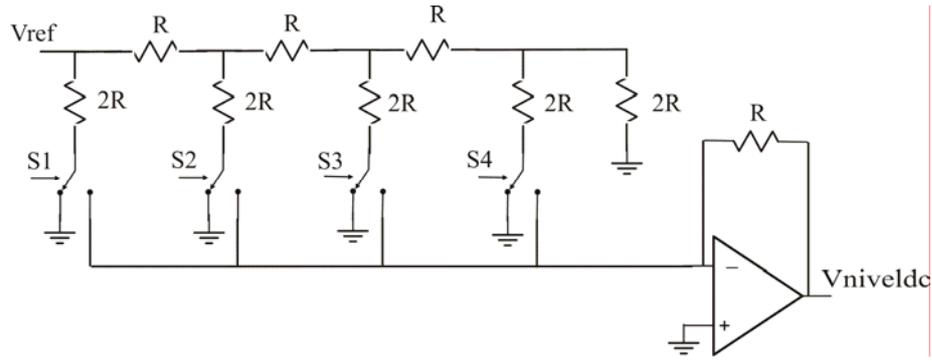


Figura 4.8. Conversor A/D tipo em rede R-2R de 4 bits de resolução.

As correntes de cada ramo do circuito são:

$$i_1 = \frac{V_{ref}}{2R} S_1 \quad (4.24)$$

$$i_2 = \frac{V_{ref}}{2^2 R} S_2 \quad (4.25)$$

$$i_3 = \frac{V_{ref}}{2^3 R} S_3 \quad (4.26)$$

$$i_4 = \frac{V_{ref}}{2^4 R} S_4 \quad (4.27)$$

Para um circuito de n bits de resolução, a equação da corrente no n –ésimo ramo do circuito, é dada por:

$$i_n = \frac{V_{ref}}{2^n R} S_n \quad (4.28)$$

A corrente total do circuito é soma das correntes em cada ramo, tem-se:

$$i = i_1 + i_2 + i_3 + i_4 \quad (4.29)$$

Substituindo-se os valores das correntes de cada ramo, dada pelas equações (4.24), (4.25), (4.26) e (4.27) na equação (4.29), tem-se:

$$\Rightarrow i = \frac{V_{ref}}{2R} S_1 + \frac{V_{ref}}{2^2 R} S_2 + \frac{V_{ref}}{2^3 R} S_3 + \frac{V_{ref}}{2^4 R} S_4$$

$$i = \frac{V_{ref}}{R} \left[\frac{S_1}{2} + \frac{S_2}{2^2} + \frac{S_3}{2^3} + \frac{S_4}{2^4} \right] \quad (4.30)$$

A tensão de saída do circuito é dada por:

$$V_{níveldc} = -R \times i \quad (4.31)$$

Substituindo-se o valor da corrente, dada pela equação (4.30), na equação (4.31), tem-se:

$$V_{níveldc} = -V_{ref} \left[\frac{1}{2} S_1 + \frac{2}{2^2} S_2 + \frac{1}{2^3} S_3 + \frac{1}{2^4} S_4 \right] \quad (4.32)$$

Sendo:

V_{ref} : tensão de referência.

S_1, S_2, S_3, S_4 : Chaves para programação.

$V_{níveldc}$: Tensão de saída do circuito de nível cc.

O sinal analógico de saída é proporcional ao valor binário das entradas digitais. A resolução do conversor depende do número de interruptores (ou da dimensão da malha de resistências). A sua precisão depende essencialmente da precisão das resistências e da estabilidade da fonte de referência.

Capítulo 5

Conclusões e sugestões

5.1. Conclusões

Neste trabalho foram apresentadas algumas considerações, procedimentos e arquitetura para projeto do circuito de condicionamento de sinais analógico programável. A seguir são apresentadas as conclusões.

O sistema de medição desenvolvido possui um circuito de condicionamento programável, que abrange a sua utilização em diversas aplicações de medição em instrumentação. O circuito de condicionamento prove diferentes valores de ganho e de compensação de nível cc, de forma que os sinais elétricos de diferentes sensores possam ser ajustados para ocupar toda a faixa de entrada do conversor A/D e com isso possa-se garantir a faixa de medição e resolução aceitável.

Procedimento utilizado para definir e selecionar os valores apropriados de programação e de ajuste de nível cc leva em consideração aspectos práticos, que facilitam a determinação dos componentes do sistema. Ainda, consiste em aplicar um ganho e um ajuste de nível cc subdimensionado de forma a fazer com que a faixa de variação do sinal condicionado seja a maior possível sem que atinja o limite de saturação imposta pela faixa de entrada do conversor A/D.

A arquitetura do circuito de condicionamento desenvolvido utiliza um número reduzido de componentes discretos, além de ser um sistema de baixo custo. E ainda, deve

funcionar em diversos modos de operação, tais como: terminação única com e sem ajuste de nível cc, diferencial e para a aferição dos estágios de ganho.

O sistema desenvolvido possui uma fundamentação teórica que determina os valores de programação de ganho e de ajuste de nível cc, em função do efeito da qualidade de medição. Visto que os circuitos analógicos programáveis utilizados para condicionamento de sinal disponível comercialmente definem o conjunto de valores, mais notadamente o de ganho, de forma empírica e não em função da qualidade de medição. Geralmente, esses circuitos não possuem ajuste de nível para compensar as componentes cc proveniente do sensor utilizado no sistema de medição.

5.2. Sugestões

O estudo apresentado neste trabalho é vasto e conseqüentemente foram abordados apenas alguns aspectos do sistema de medição com condicionamento analógico de sinais programáveis. Desta forma, estudos complementares podem ser desenvolvidos, dentre os quais se podem destacar:

- A implementação prática da arquitetura proposta, utilizando os componentes analógicos e o microcontrolador sugerido ou similar;
- Análise de propagação de erro do sistema proposto, tais como: os limites e as imperfeições dos circuitos analógicos, que podem resultar num compromisso entre o número de estágios e precisão de condicionamento de sinal;
- Análise de propagação de erro da programação do ganho e ajuste de nível cc;
- Procedimento para aferição dos valores de programação;
- O estudo do efeito de outros parâmetros da qualidade de medição, além da resolução e faixa de medição.

Apêndices

Apêndice A – Programas em Matlab

A1 Cálculo dos valores de ganho para um estágio

Programa para se obter o gráfico da seção 3.2, Figura 3.1 que representa dos valores de ganho ideal em função do ganho aplicado terminação única.

```
clear;clc;close all
G=[1 1.5 2 3 4 6 8 12 16 24 32 48 64 96 128 192 256 384 512 768];
Gmin = 1.5; Gmax = 1024;
passo = (Gmax/Gmin)^(1/1000)
Go=Gmin*passo.^(1:1000)
for i=1:1000
    ix=find(G<=Go(i))-1;
    Ge(i)=G(ix(length(ix)));
end
figure
loglog(Go,Go,'k',Go,Ge,'k')
grid
axis([0 1024 0 1024])
xlabel('G^o')
ylabel('G')
```

A2 Cálculo dos valores de ajuste de nível cc para um estágio

Programa para se obter o gráfico da Figura 3.2 que representa dos valores de ajuste de

nível cc para um estágio de condicionamento em função do valor da programação.

```
clear;clc
ydcmax=2.5;
ydcmin=0;
ndc=4096;
for i=1:ndc
    ydc(i)=(ydcmax-ydcmin)*(i-1)/ndc + ydcmin;
end
i=1:ndc;
plot(i,ydc,'k')
xlabel('i')
ylabel('Vdc (V)')
grid
axis([1 4096 0 2.5])
```

A3 Cálculo dos valores de ajuste de nível cc para o estágio 1 de 2

Programa para se obter o gráfico da seção 3.3, figura 3.3 que representa dos valores de ajuste de nível cc do primeiro estágio de condicionamento em função do valor da programação.

```
clear;clc
ydcmax=2.5;
ydcmin=0;
ndc=96;
for i=1:ndc
    ydc(i)=(ydcmax-ydcmin)*(i-1)/ndc + ydcmin;
end
i=1:ndc;
plot(i,ydc,'k')
xlabel('i')
ylabel('Vdc (V)')
grid
axis([1 96 0 2.5])
```

A4 Cálculo dos valores de ajuste de nível cc para o estágio 2 de 2

Programa para se obter o gráfico da seção 3.3, figura 3.4 que representa dos valores de ajuste de nível cc do segundo estágio de condicionamento em função do valor da programação.

```
clear;clc
ydcmax=0.625;
```

```

ydcmin=0;
ndc=32;
for i=1:ndc
    ydc(i)=(ydcmax-ydcmin)*(i-1)/ndc + ydcmin;
end
i=1:ndc;
plot(i,ydc,'k')
xlabel('i')
ylabel('Vdc (V)')
grid
axis([1 32 0 0.625])

```

A5 Gráfico do ganho escolhido em função do ideal para o modo diferencial

Programa para se obter o gráfico da seção 3.5, figura 3.5 que representa dos valores de ganho ideal em função do ganho aplicado para o modo diferencial.

```

clear;clc;close all
G=[1 1.5 2 3 4 6 8 12 16 24 32 48 64 96 128 192 256 384 512 768];
Gmin = 1; Gmax = 1024;
passo = (Gmax/Gmin)^(1/1000)
Go=Gmin*passo.^(1:1000)
for i=1:1000
    ix=find(G<=Go(i));
    Ge(i)=G(ix(length(ix)));
end
figure
loglog(Go,Go,'k',Go,Ge,'k')
grid
axis([0 1024 0 1024])
xlabel('G^o')
ylabel('G')

```

A6 Gráfico da perda de resolução em função do ganho ideal para o modo diferencial

Programa para se obter o gráfico da seção 3.5, figura 3.6 que representa o erro de resolução em função do ganho ideal.

```

clear;clc;close all
G=[1 1.5 2 3 4 6 8 12 16 24 32 48 64 96 128 192 256 384 512 768];
Gmin = 1; Gmax = 1024;
passo = (Gmax/Gmin)^(1/1000)

```

```
Go=Gmin*passo.^(1:1000)
for i=1:1000
    ix=find(G<=Go(i));
    Ge(i)=G(ix(length(ix)));
    e(i) = log2(Go(i)/Ge(i));
end
figure
semilogx(Go,e,'k')
grid
axis([0 1024 0 1])
xlabel('G^o')
ylabel('\itN_L')
```

Apêndice B – Componentes Analógicos

Características dos componentes Analógicos

Amplificador de Instrumentação – AD623

Amplificador de instrumentação de baixo custo apresenta desempenho elevado em projeto a componentes discreto.

Principais características:

Alimentação:	± 5 V (simples e diferencial)
Para ganho ($G = 1$):	precisão de 0,1%
Para ganho ($G > 1$):	precisão de 0,35%
Tensão máxima de offset:	200 μ V
CMRR mínimo para $G = 10$:	90 dB
CMRR mínimo para $G = 5$:	84 dB
BW:	1000 kHz
Ganho variável:	1 (nenhum resistor) a 1000, utiliza resistor externo

Amplificador operacional – AD8607

Principais características:

Alimentação simples:	1.8 a 5 V
----------------------	-----------

Tensão máxima de offset:	50 μ V
CMRR típico:	100 dB
BW:	400 kHz

Chaves analógicas

ADG706 e ADG 709

A chave analógica ADG706 também desenvolvida com tecnologia CMOS pela Analog Device de baixa resistência interna, esta chave é constituída de dezesseis entradas (S1-S16) para uma saída comum (D), selecionadas através de endereço binário de 4 bits (A0, A1, A2 e A3) e uma entrada EN usada para habilitar e desabilitar o dispositivo.

Principais características:

Alimentação simples:	+1.8 a + 5.5 V
Alimentação diferencial:	\pm 2.5 V
Resistência interna:	2.5 Ω

A chave analógica ADG709 desenvolvida com tecnologia CMOS pela Analog Device, baixa resistência interna, esta chave é constituída de uma a quatro entradas diferenciais para uma saída comum diferencial selecionadas através de endereço binário de 2 bits (A₀ e A₁) e uma entrada EN usada para habilitar e desabilitar o dispositivo.

Principais características:

Alimentação simples:	+1.8 a + 5.5 V
Alimentação diferencial:	\pm 2.5 V
Resistência interna:	3 Ω

Referências bibliográficas

- [1] BARROS, J. C. **Sistemas de Instrumentação**, ISEP, São Paulo, 2000.
- [2] CATUNDA, S. Y. C. **Circuitos mistos reconfiguráveis para sensores inteligentes**, exame de qualificação, Curso de Pós-graduação em Engenharia Elétrica, UFPB, Campina Grande, 1998.
- [3] CATUNDA, S. Y. C. **Sistema de medição Eletrônica**, Relatório interno, LIEA, UFMA, 2002.
- [4] MOTA, A. M., Fonseca, J. A. **Conversores A/D e D/A: Introdução**, DETUA, 1995, pp. 3-10.
- [5] W. Q. Yang. **Combination of ADC and DAC to measure small variation with large standing signal, presented at Advanced A/D and D/A Conversion Techniques and their Applications**, 1999. Third International Conference on (Conf. Publ. No. 466), Univ. of Manchester Inst. of Sci. & Technol., UK, 1999.
- [6] CATUNDA, S. Y. C., Naviner, J. F., Deep, G. S., Freire, R. S. **Circuitos Programáveis de Condicionamento Analógico de Sinais**, CBA 2002 – XIV Congresso Brasileiro de Automática, Natal, RN, 2002.
- [7] CATUNDA, S. Y. **Considerações sobre Circuitos Mistos Reconfiguráveis para Medição**, Tese de Doutorado, Campina Grande, Paraíba, 2000.

- [8] CATUNDA, S. Y. C., Naviner, J. F., Deep, G. S., Freire, R. S. **Designing a Programmable Analog Signal Conditioning Circuit Without Loss of Measurement Range**, IEEE Transactions on Instrumentation and Measurement, V. 52, n.5, p. 1482 – 1487, 2003.
- [9] OLIVEIRA, J. P. **Interface para Aquisição de dados e controle do microcontrolador ADuC812**, Monografia de Graduação, Universidade Federal do Maranhão, São Luís, Maranhão, 2004.
- [10] ANALOG DEVICES (2004), Página Web, [http://www.analog.com/UploadedFiles/Data sheets. ADuC812](http://www.analog.com/UploadedFiles/Data%20sheets.ADuC812).
- [11] LALOND, D.E. Ross, J.A. **Princípios de dispositivos e circuitos eletrônicos**, Vol. 2, São Paulo, 1999.
- [12] RUBIO, M. G. **Curso de Introdução à Instrumentação em Engenharia**, Instituto de Pesquisa Tecnológica do estado de São Paulo, São Paulo, 2000.
- [13] LANDO, R. A. **Amplificador operacional**, Ed. Érica, São Paulo, 1983.
- [14] GIACOMIM. J. C. **Amplificador Operacional**, Universidade Federal de Larvas, DCC, São Paulo, 2002.
- [15] VARGHA, B., Zoltán I. **Self – calibrating R – 2R ladders**. Department of Measurement and Information Systems, 2002.
- [16] S. Y. C. Catunda, J.-F. Naviner, G. S. Deep, and R. C. S. Freire, **Measurement System Gain and DC Level Shift Programming**, presented at IEEE Instrumentation and Measurement Technology Conference, Baltimore, Maryland, U.S.A., 2000.
- [17] ANALOG DEVICES, **AD8555 – Zero-Drift, Single-supply, Sensor Signal Amplifier with Digitally Programmable Gain and Offset: Analog Devices**, 2004.
- [18] MAXIM, **Programmable Instrumentation Amplifier Provides Arbitrary Gain Values Datasheet: Maxim**, 2001.
- [19] SIDSA, **FIPSOC – Field Programmable System on Chip, SIDSA**, 2001.

- [20] LATTICE, **IspPAC10 – In-System Programmable Analog Circuit Datasheet: Lattice**, 2001.
- [21] CYPRESS, **PsoC MCU devices: Cypress Microsystems 2002**, 2002.
- [22] ANALOG DEVICES (2004), Página Web, [http://www.analog.com/UploadedFiles/Data Sheets AD623](http://www.analog.com/UploadedFiles/Data%20Sheets%20AD623).
- [23] GIACOMIM, J. C. **Eletrônica Básica: conversores D/A e A/D**, Universidade Federal de Lavras, DCC, São Paulo, 2002.
- [24] ARENY, R. P., Webster, J. G. **Sensor and Signal conditioning**. 2nd ed. Editor John Wiley & Sons, Inc, 2000.
- [25] CRUZ, N. S. **Interface Humana para Sistemas de Aquisição de Dados e Processamento Digital de Sinal**, Universidade de Coimbra, 2000.
- [26] FILHO, C.A. dos R. **Introdução ao projeto de CI's Analógicos**, FEEC – UNICAMP, 2000.
- [27] BORGES, G., Brandão, G., Bernadet, M. **Eletrônica dos Sistemas de Medição**. Universidades Federais da Paraíba, 1997.
- [28] AZINHEIRA, J. R. **Sensores e Atuadores**. Instituto Superior Técnico, Departamento de Eletrônica e Microeletrônica, UNICAMP, 2002.
- [29] FERREIRA, E. C. **Sensores e Condicionamento de Sinais**. Departamento de Eletrônica e Microeletrônica, UNICAMP, 2002.
- [30] GOES, J. **Aquisição e processamento de sinal**, DEE, UNICAMP, 2002. Disponível em: <http://www.demic.fee.unicam.br>. Último acesso em 12/04/2004.